

LSI技術入門

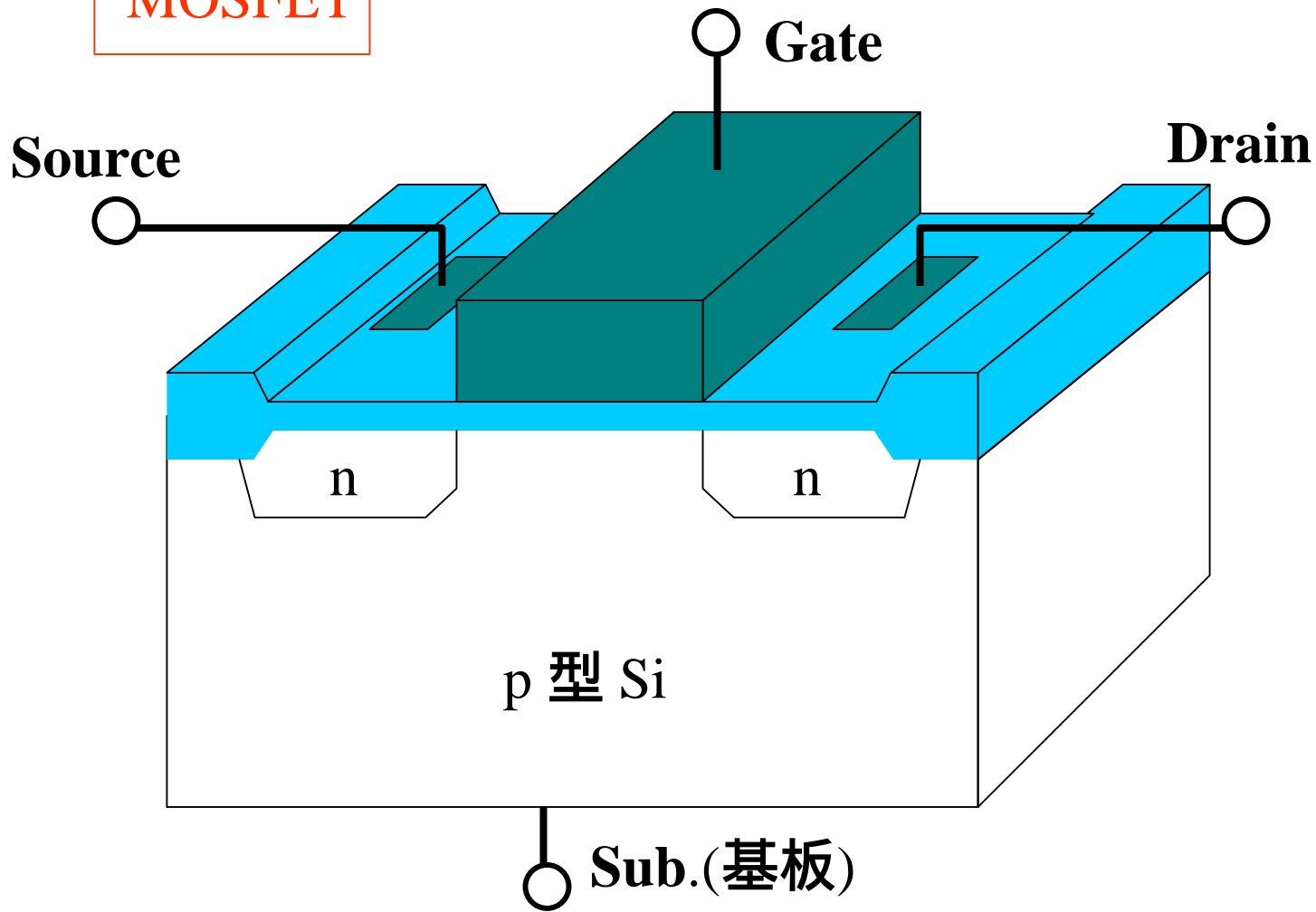
第6回

MOSFETを使ったデジタル回路の基礎

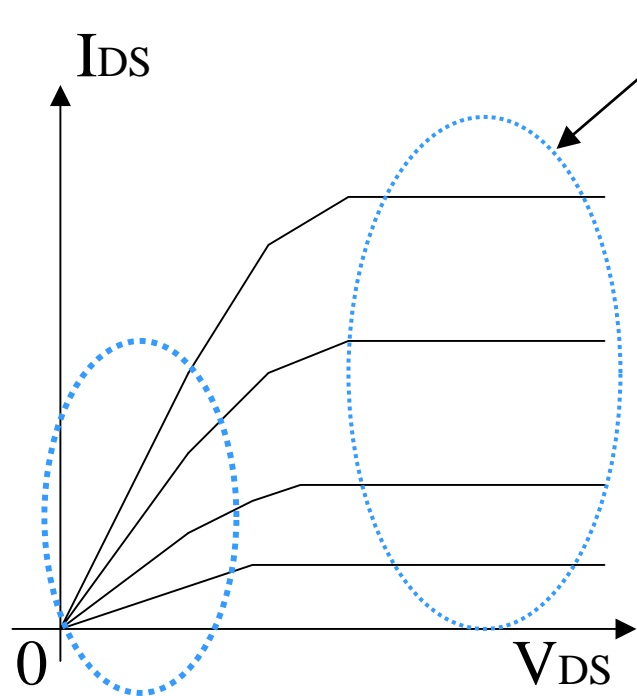
今回の目的

- インバータ回路の特性
- MOSFETを使ったインバータ回路の動作
 - 抵抗負荷によるインバータ回路
 - CMOSインバータ回路
- レイアウト設計の基礎
- 基本的なゲート回路
- その他の基本的な回路例

MOSFET



MOSFETの電流 電圧特性



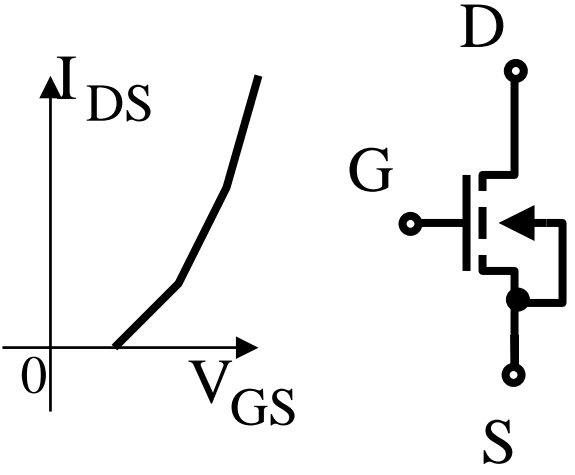
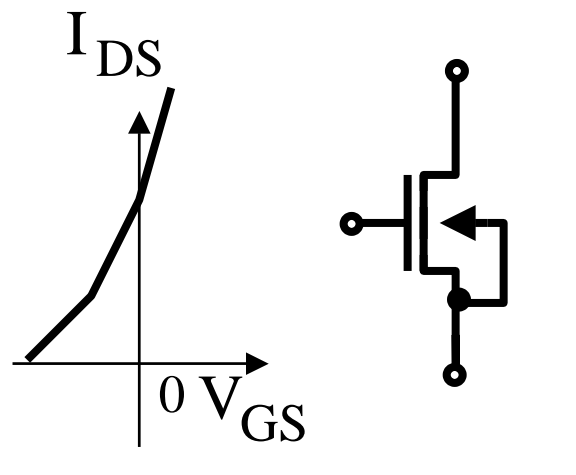
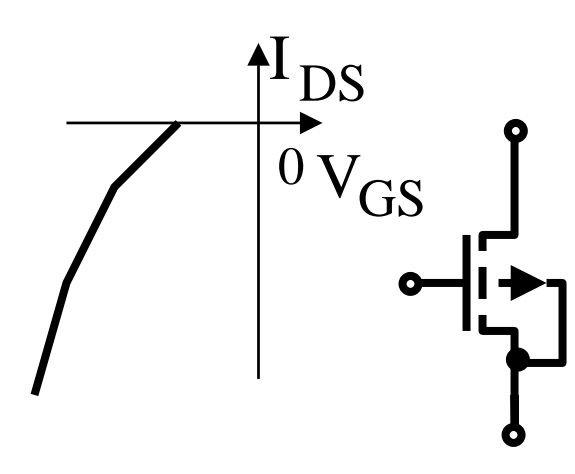
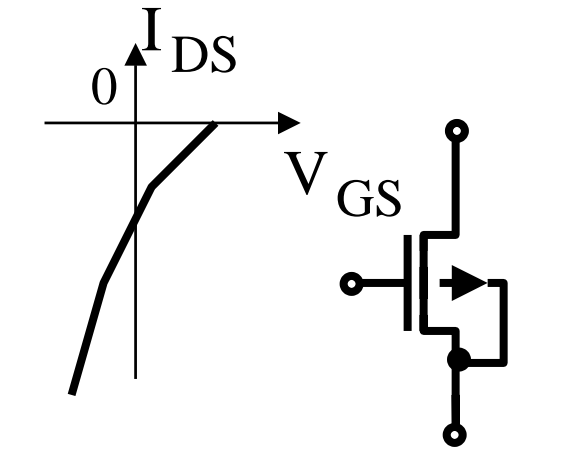
飽和領域

$$I_{DS} = \frac{1}{2} \mu C_{OX} \frac{W}{L} (V_{GS} - V_T)^2$$

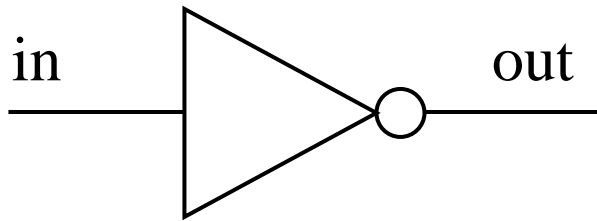
線形領域

$$I_{DS} = \mu C_{OX} \frac{W}{L} \left\{ (V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right\}$$

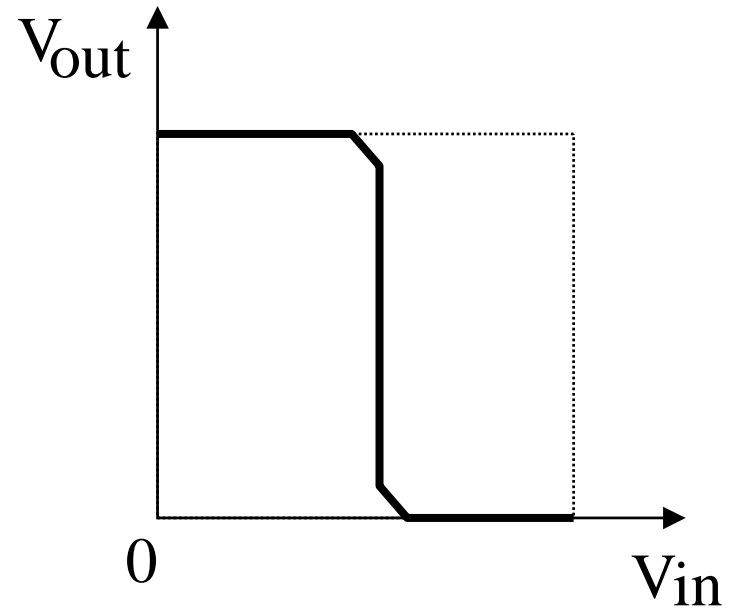
MOSFETの分類

	E型	D型
nチャンネル		
pチャンネル		

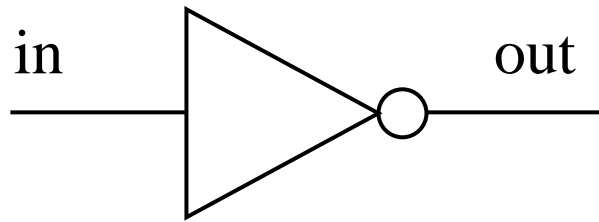
インバータ = NOT論理



in	out
0	1
1	0



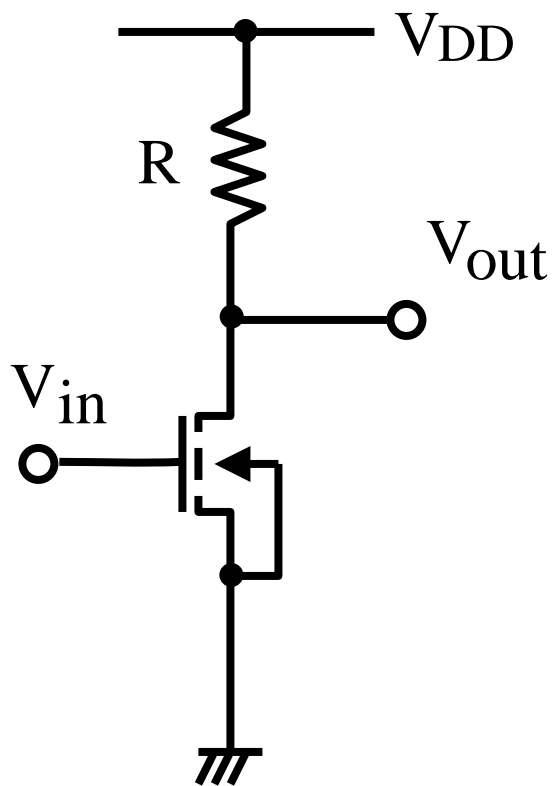
回路の構成法は種々ある



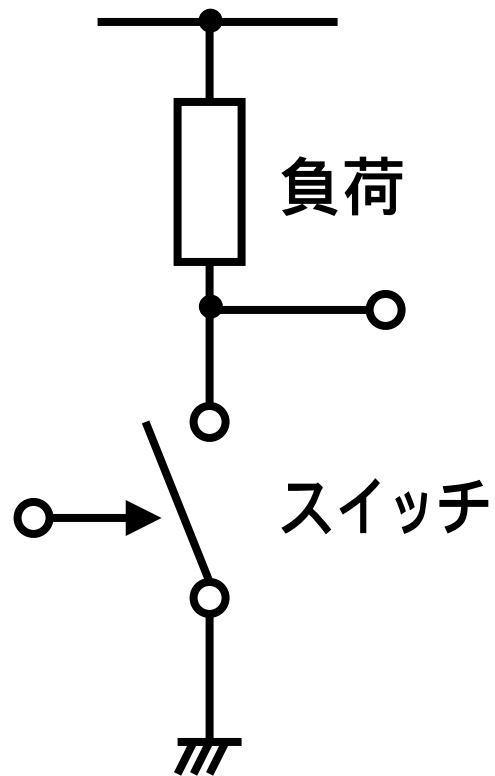
- 抵抗負荷型
- pMOS
- nMOS
- CMOS

抵抗負荷型インバータ回路

- 1 -

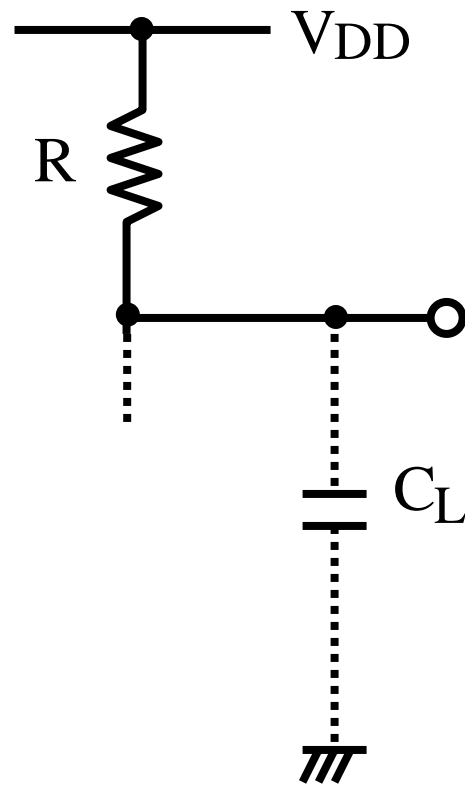
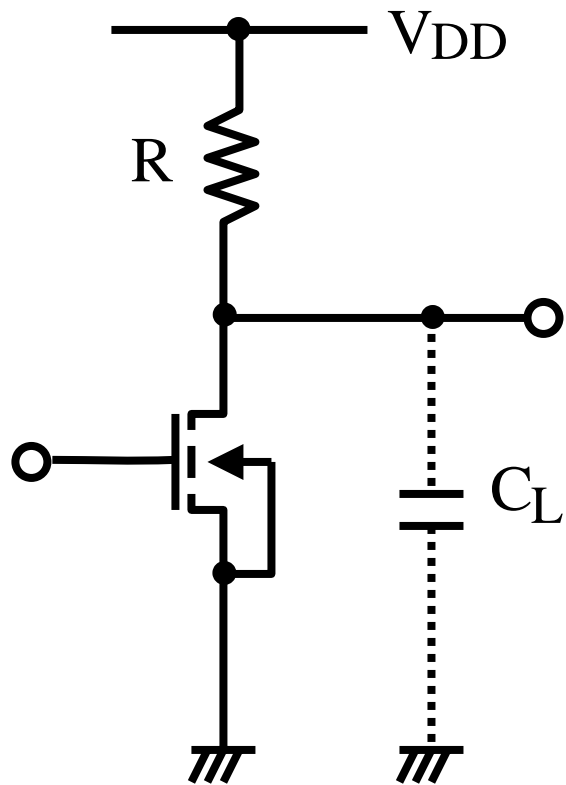


=

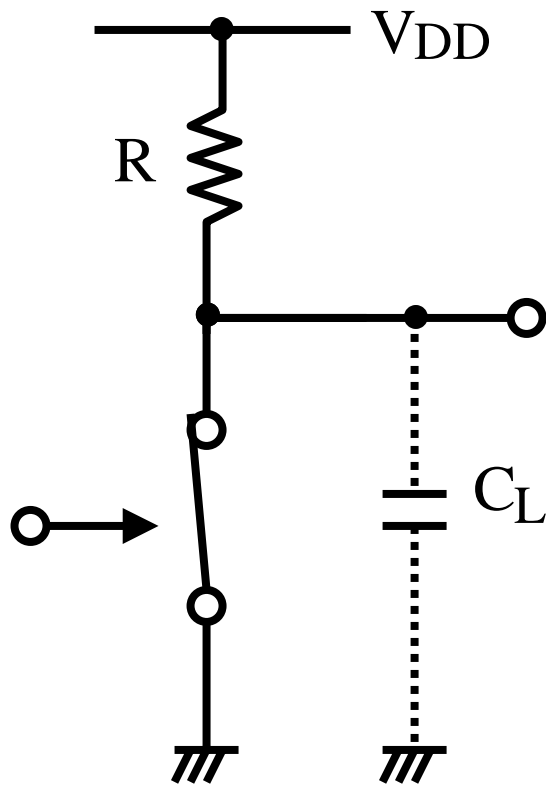
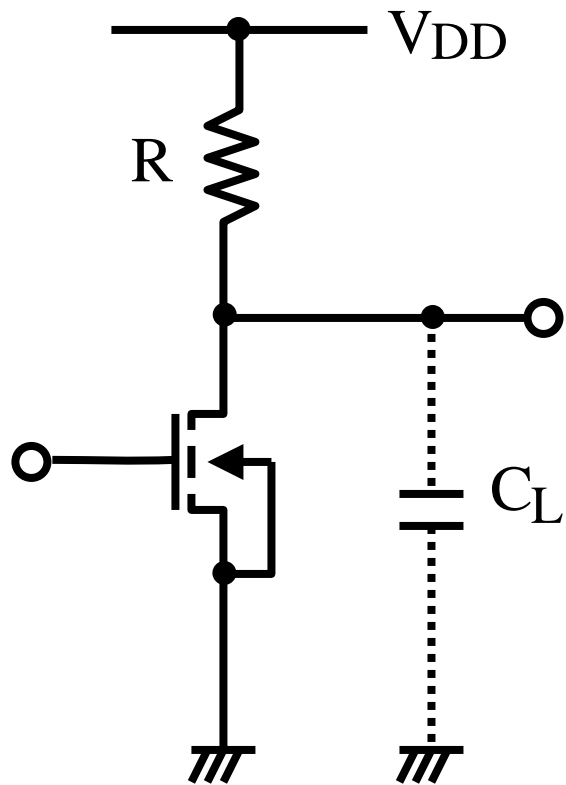


抵抗負荷型インバータ回路

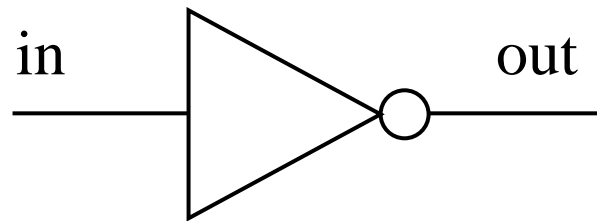
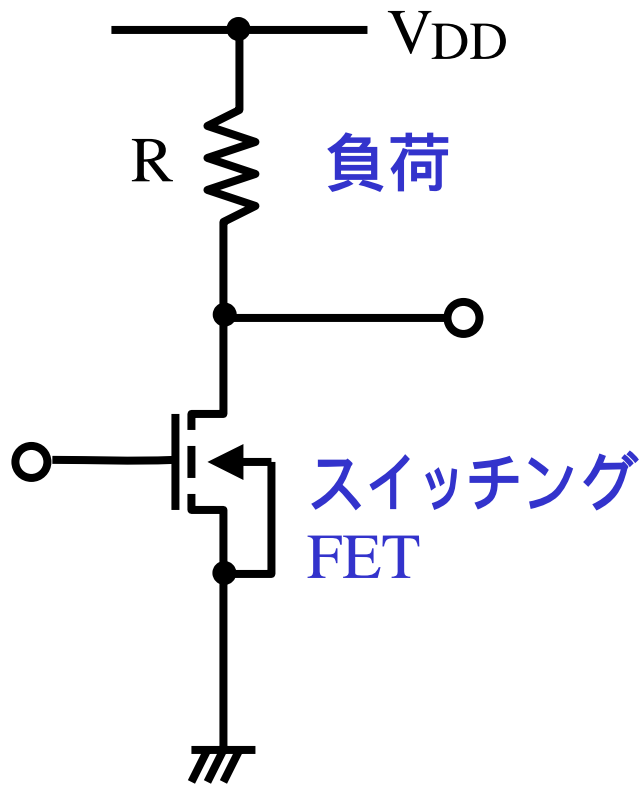
- (2) 動作 -



in	out
0	1

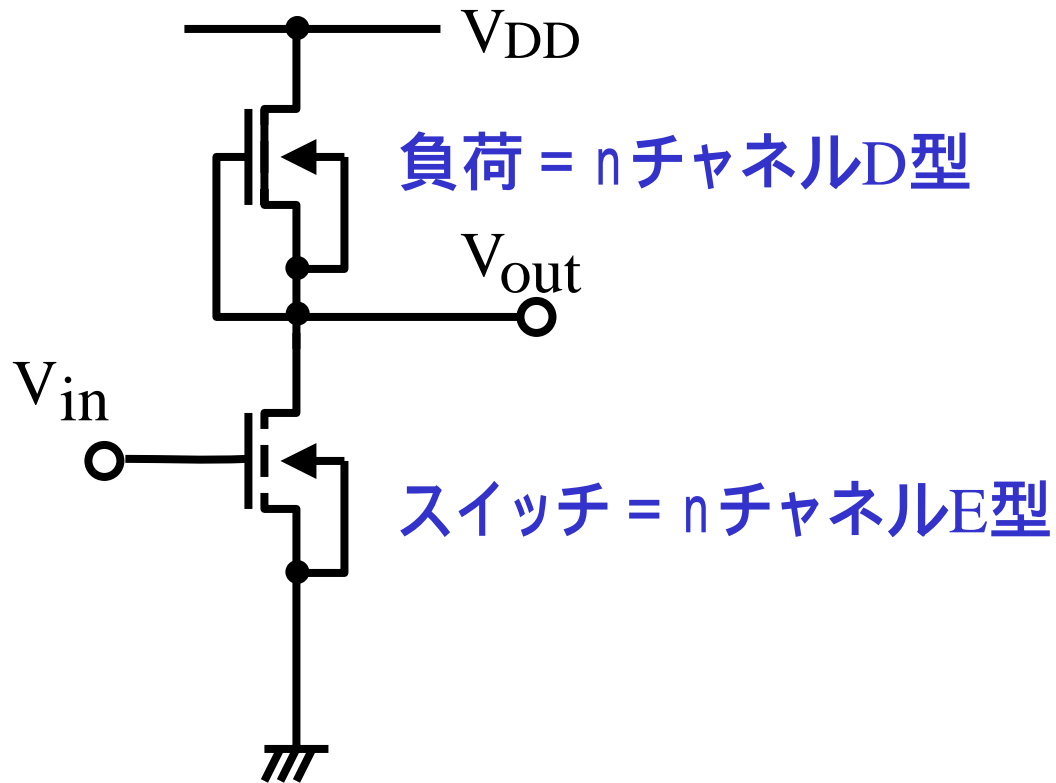


in	out
1	0



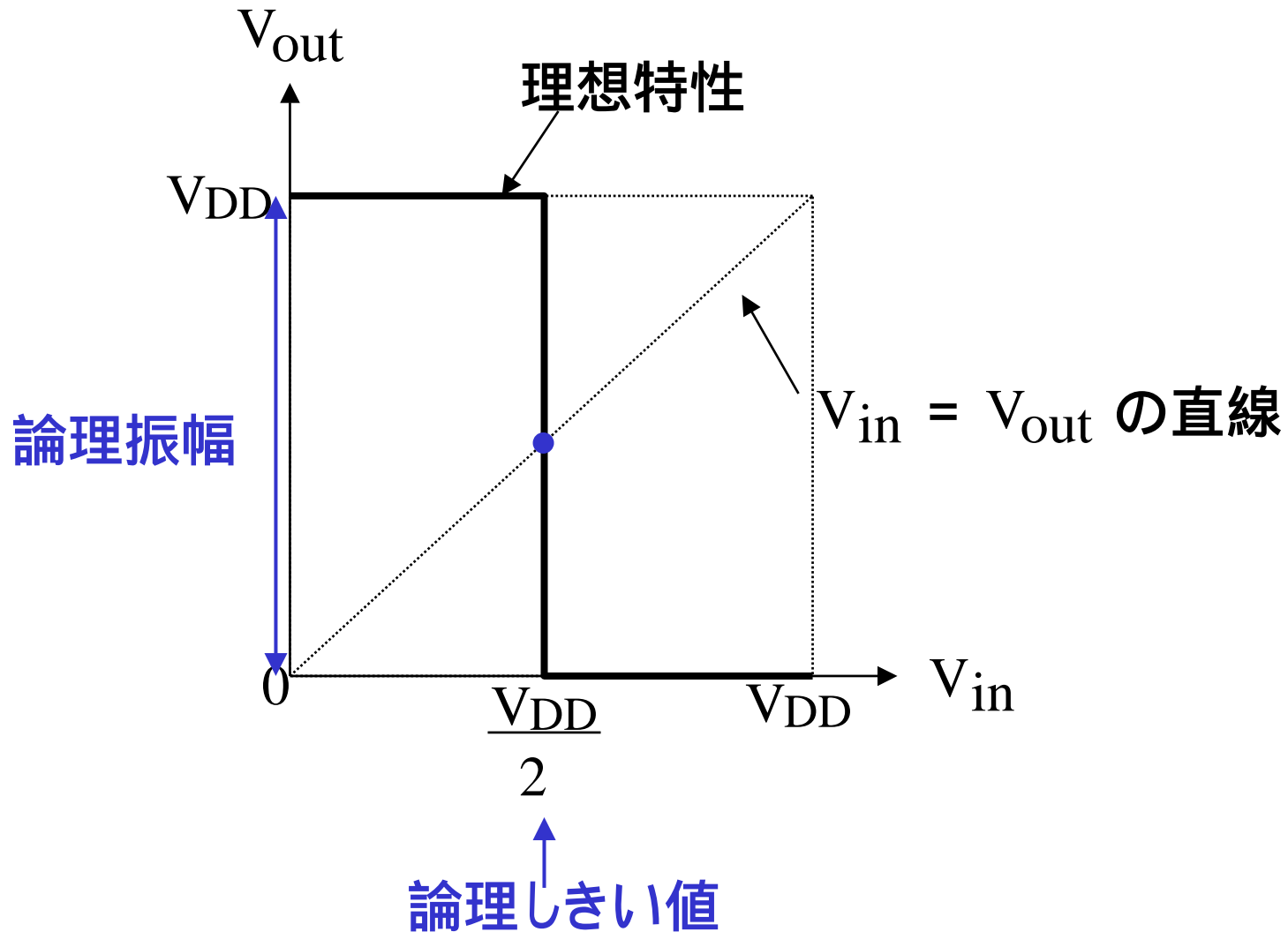
in	out
0	1
1	0

nMOS インバータ



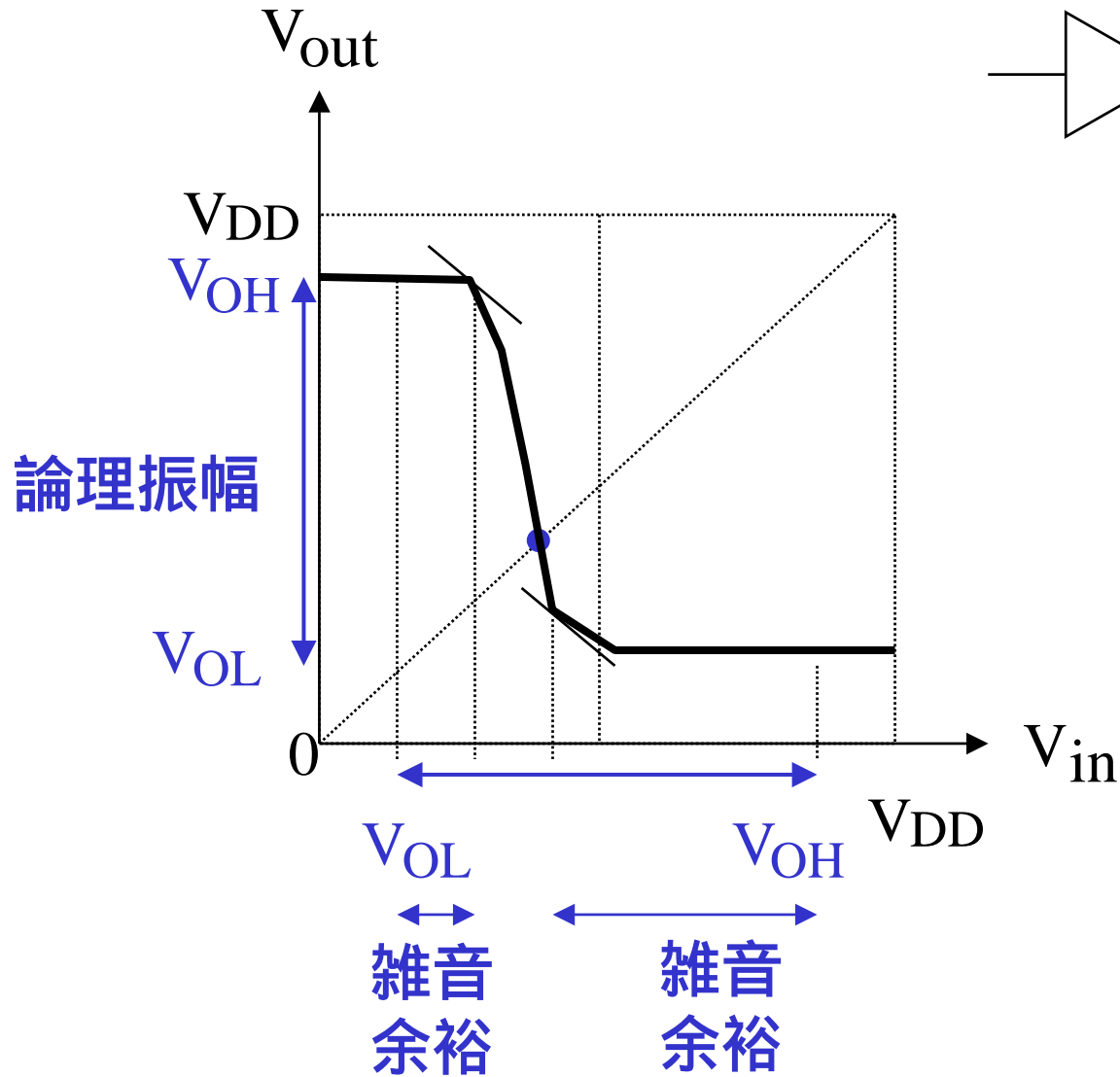
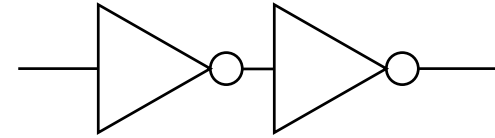
インバータの伝達特性

- 1 -



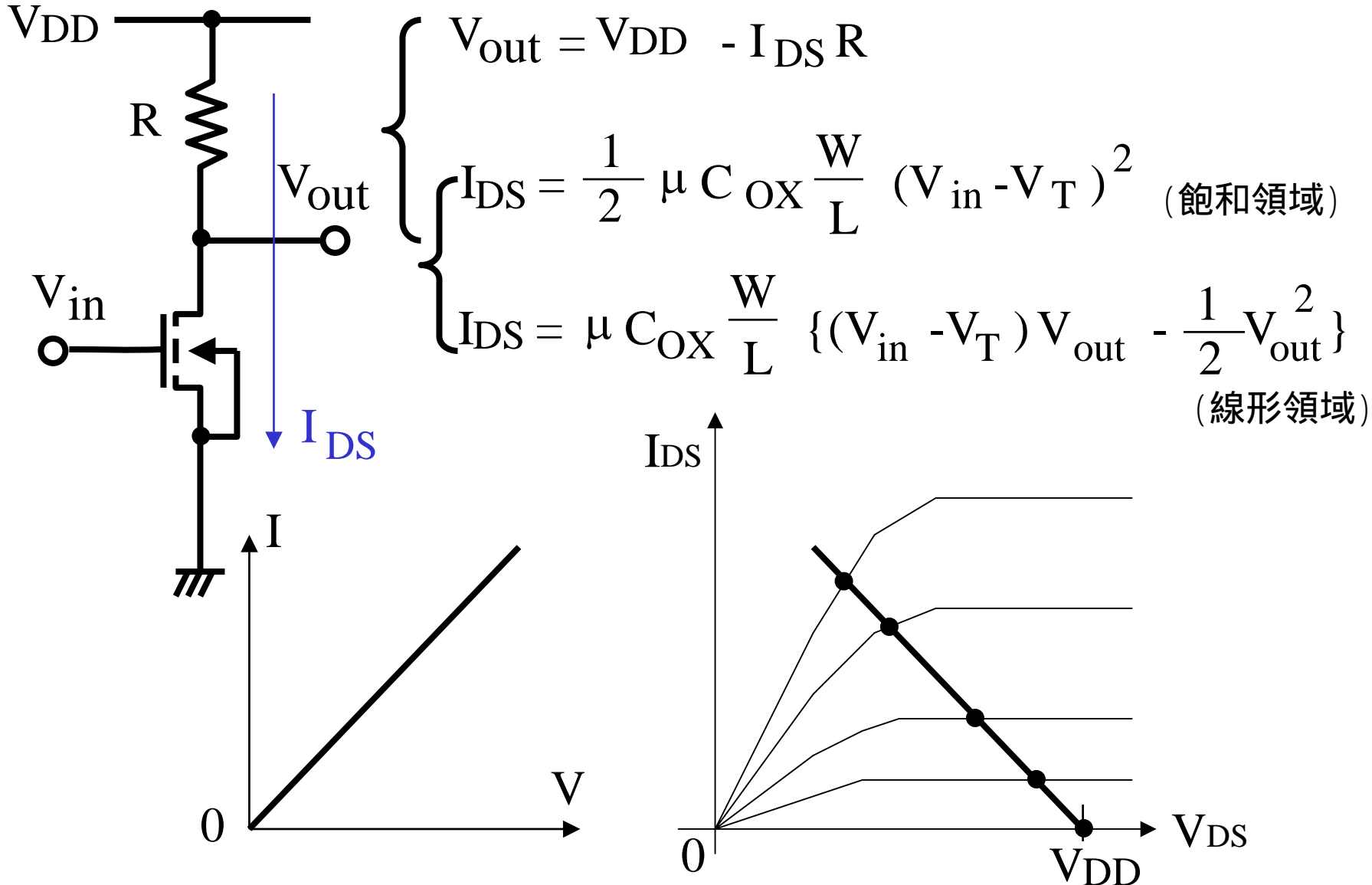
インバータの伝達特性

- 2 -



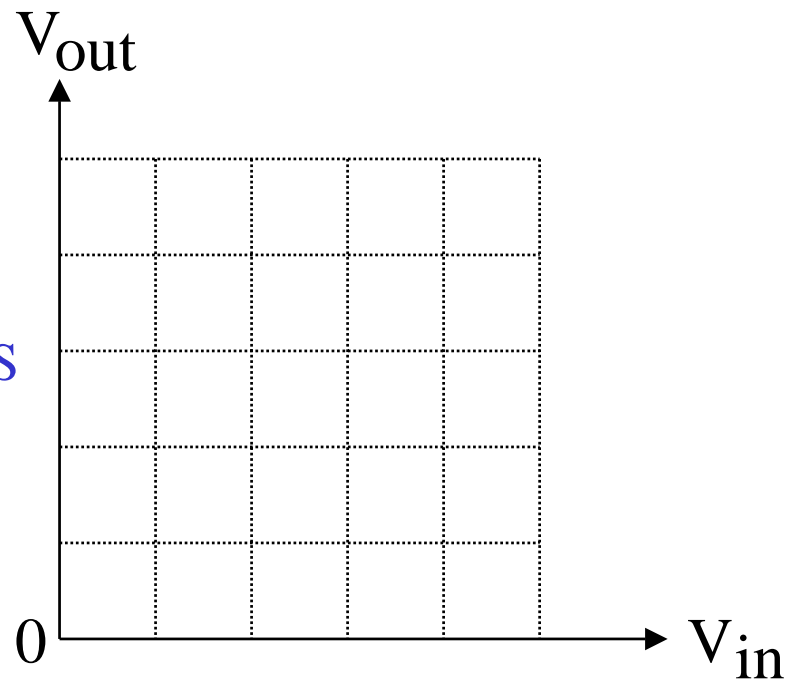
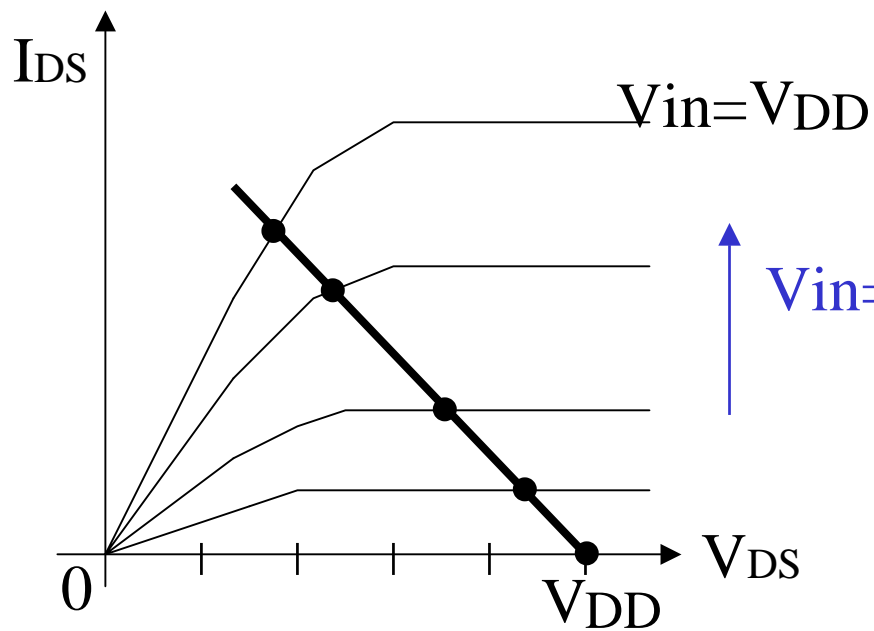
抵抗負荷型インバータの伝達特性

- 1 -



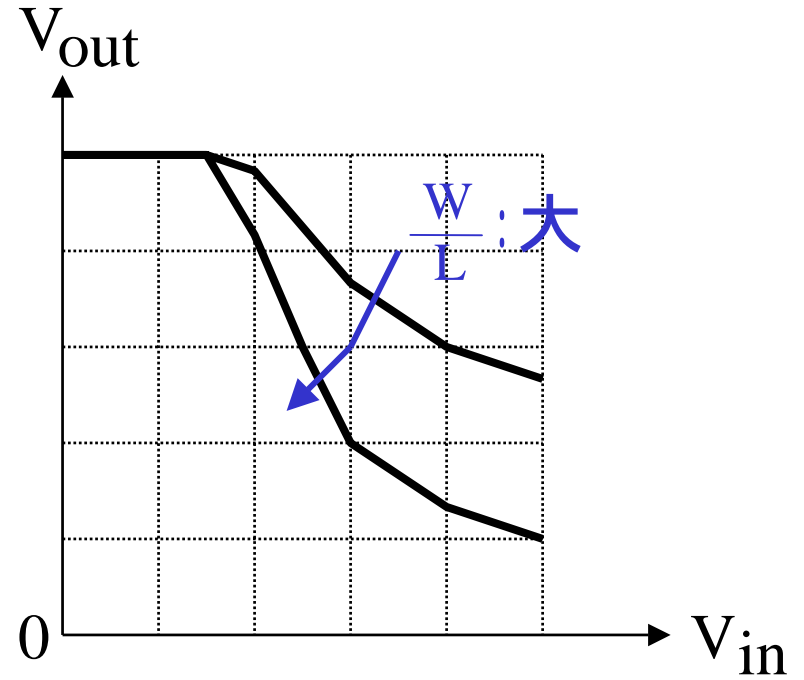
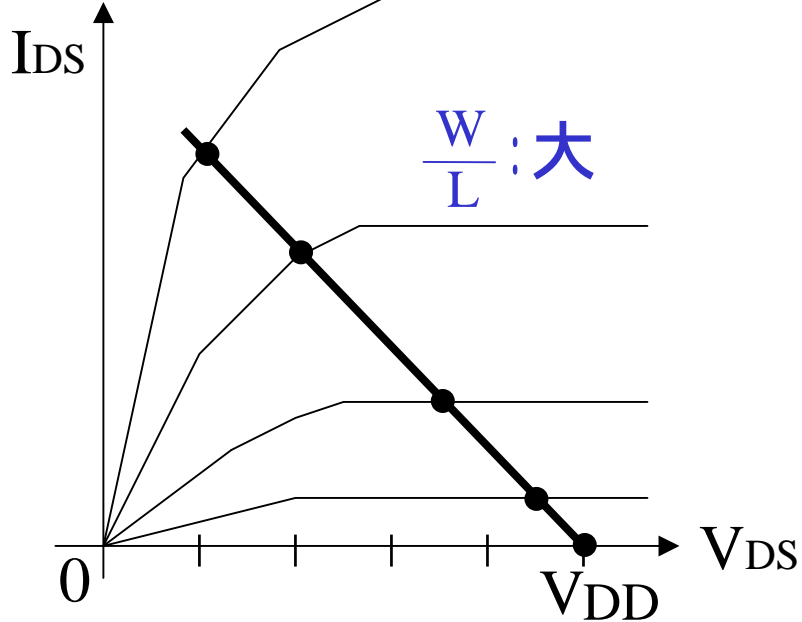
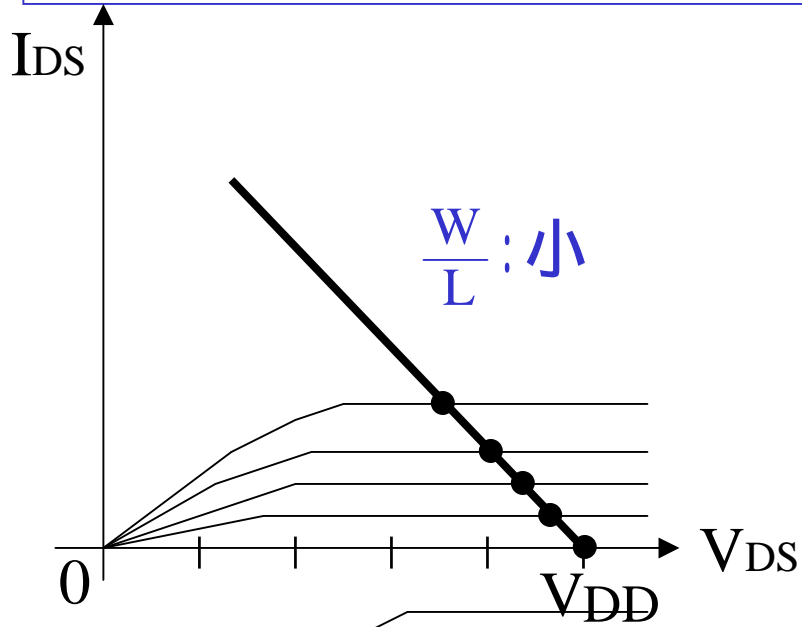
抵抗負荷型インバータの伝達特性

- 2 -

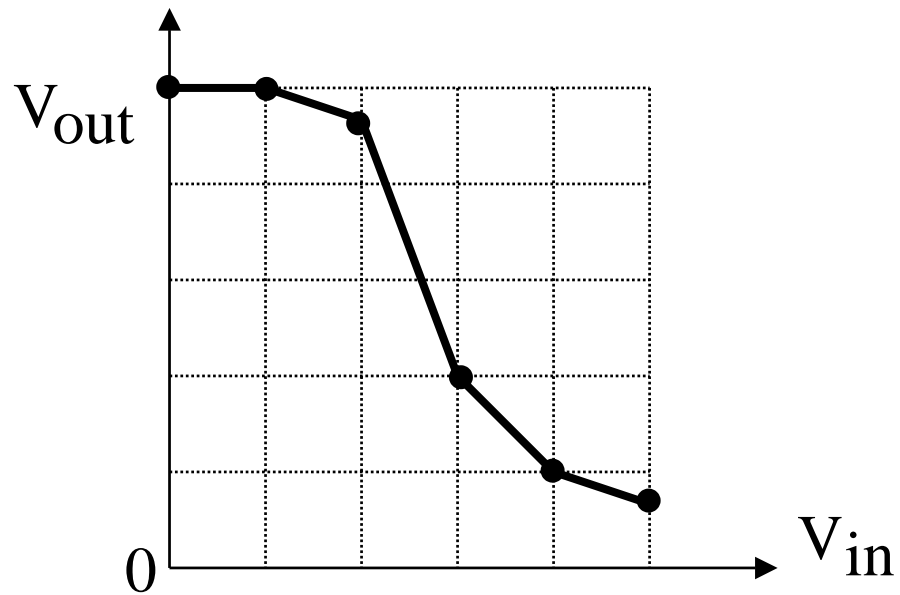
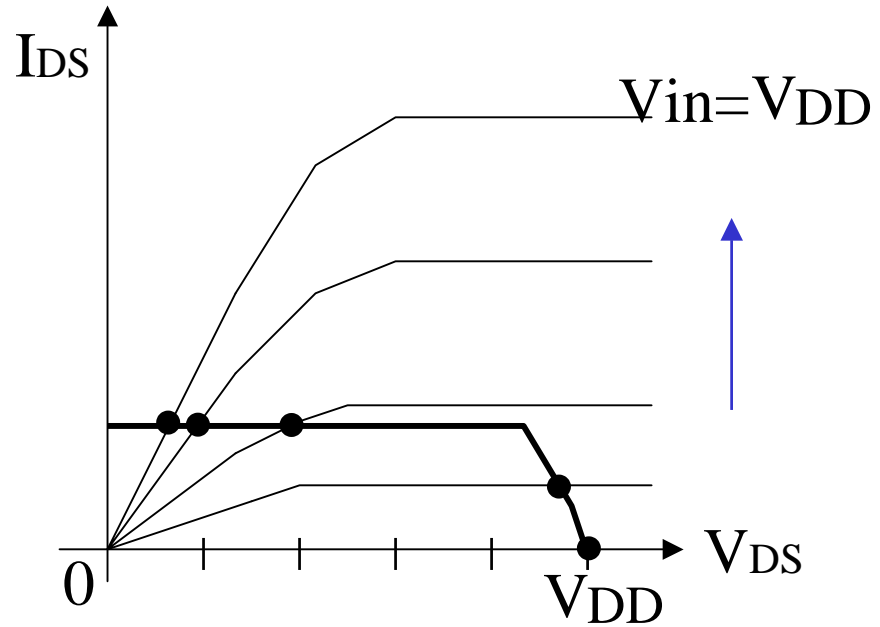
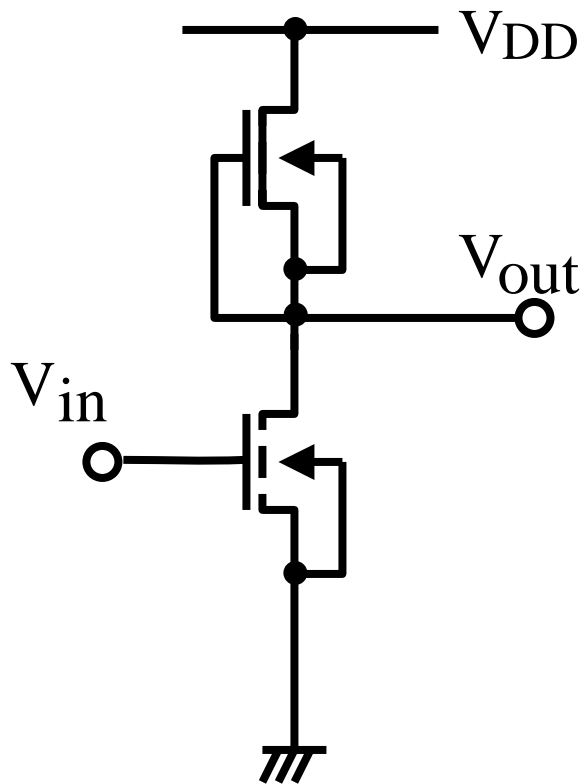


抵抗負荷型インバータの伝達特性

- 3 -

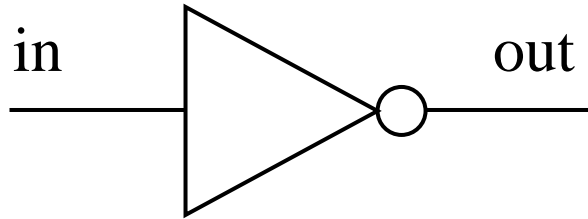


nMOSインバータの伝達特性



演習； nMOSの伝達特性

インバータの設計

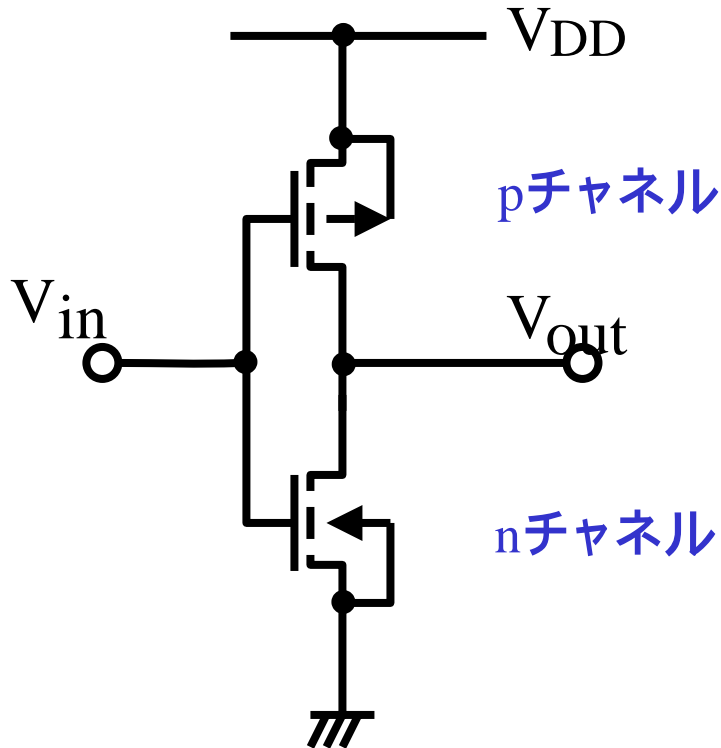


- 論理振幅
- 論理しきい値
- 雑音余裕
- 応答速度

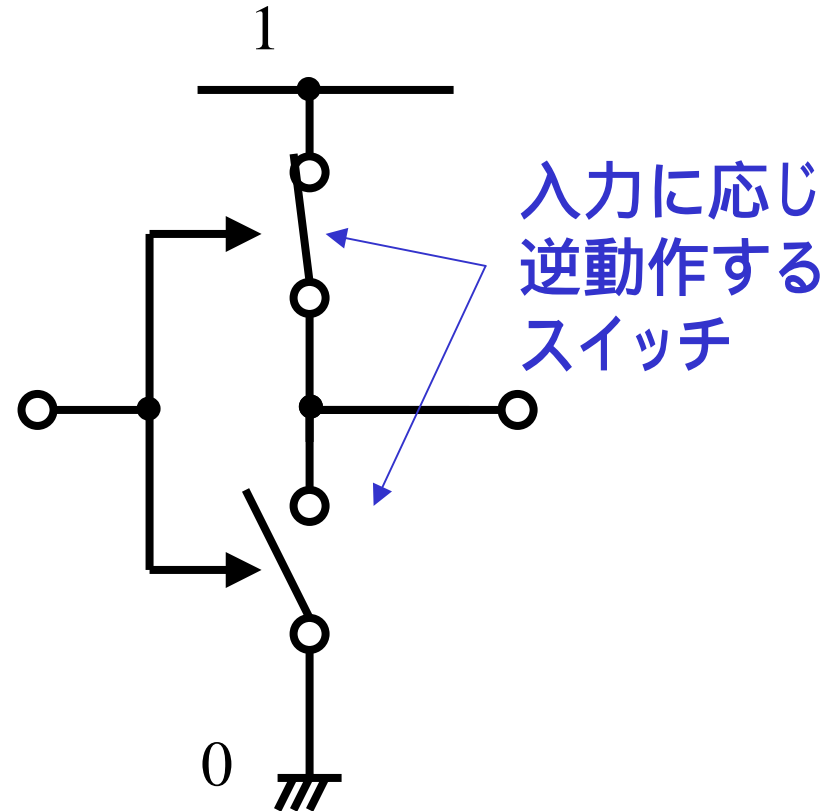
CMOS

CMOSインバータ回路

- 1 -

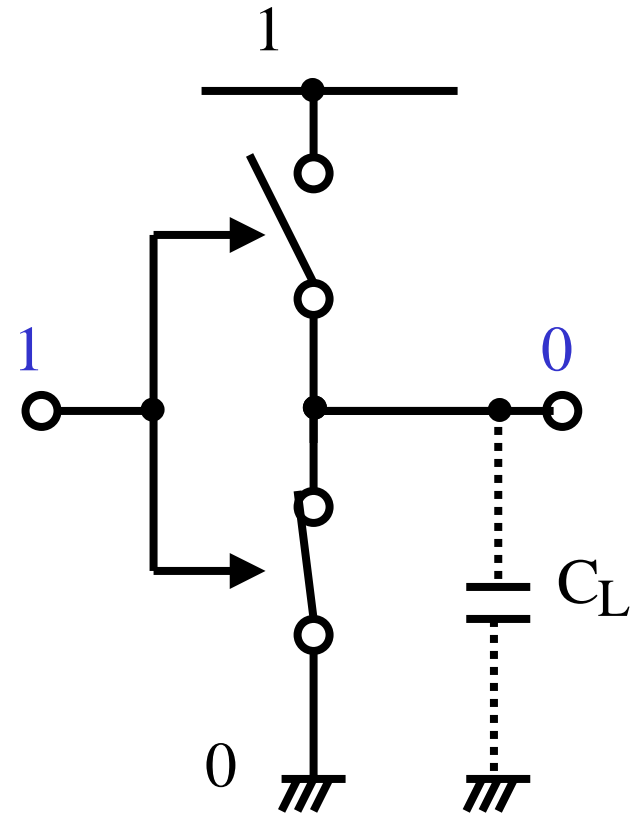
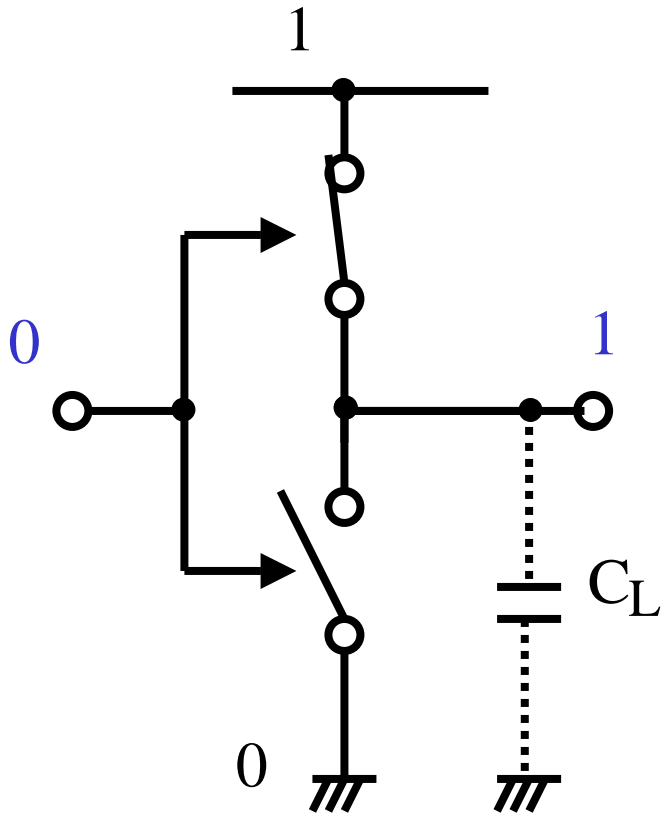


=



CMOSインバータ回路

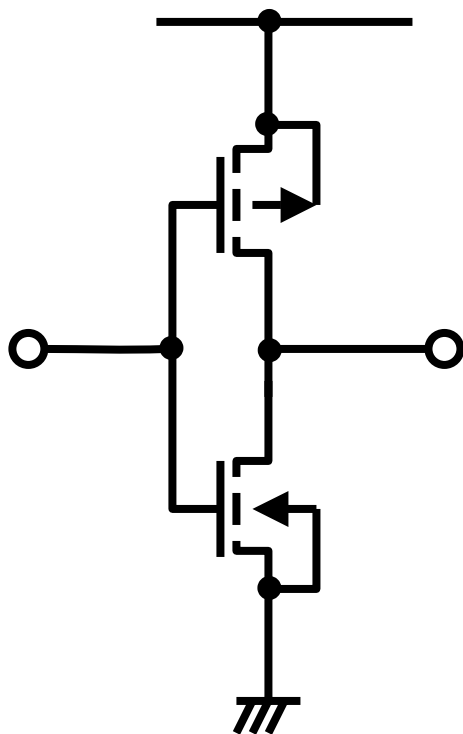
- 2 -



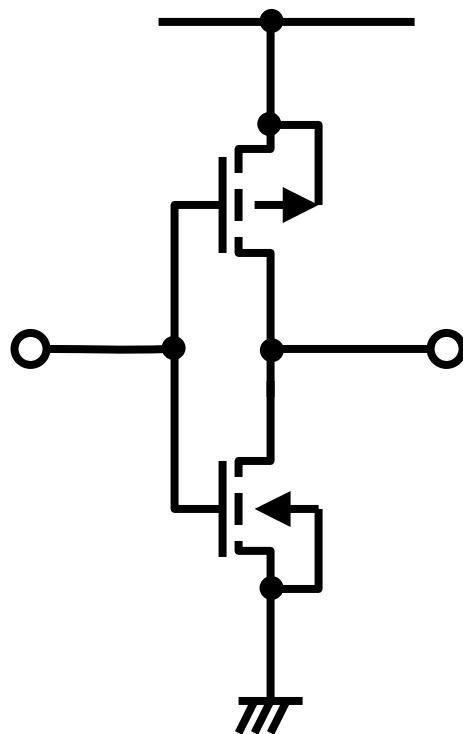
CMOSインバータ回路

- 3 -

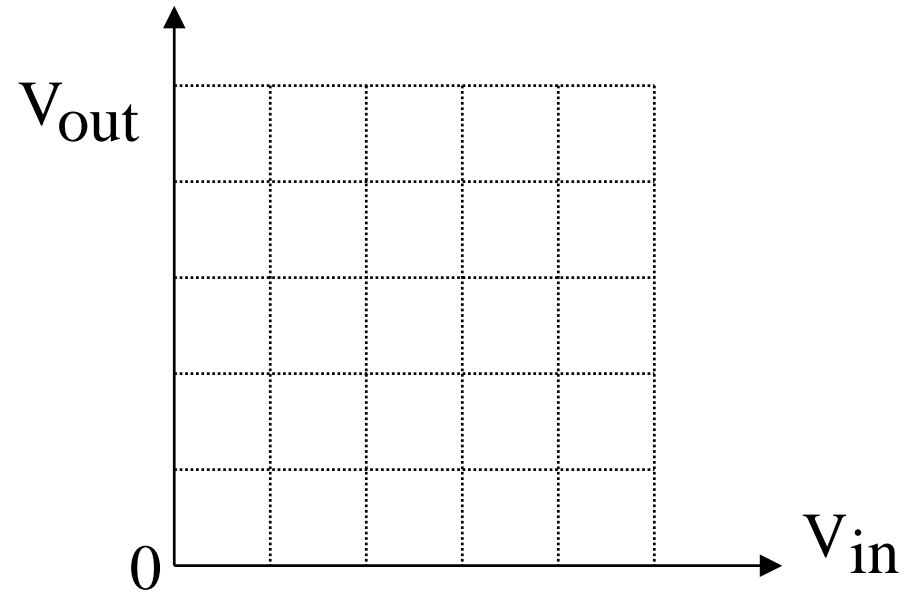
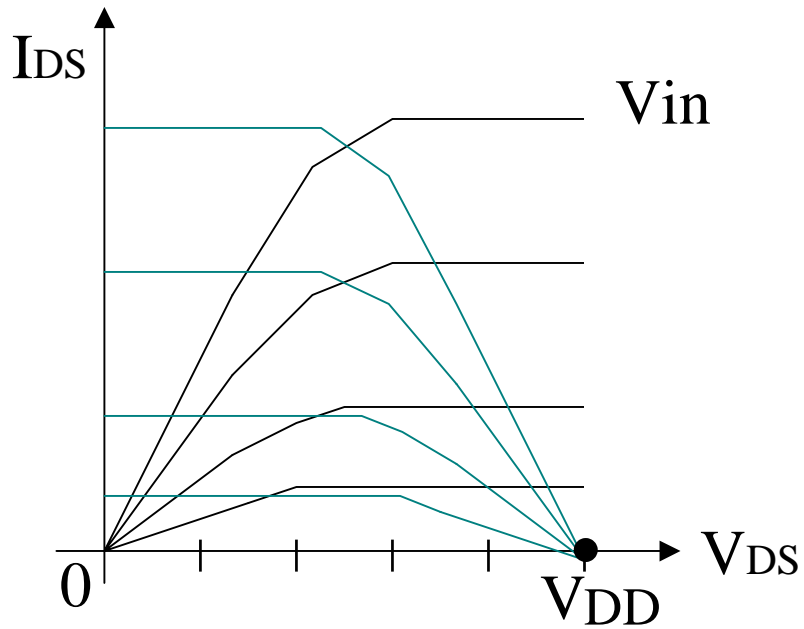
入力“0”



入力“1”



CMOSインバータの伝達特性



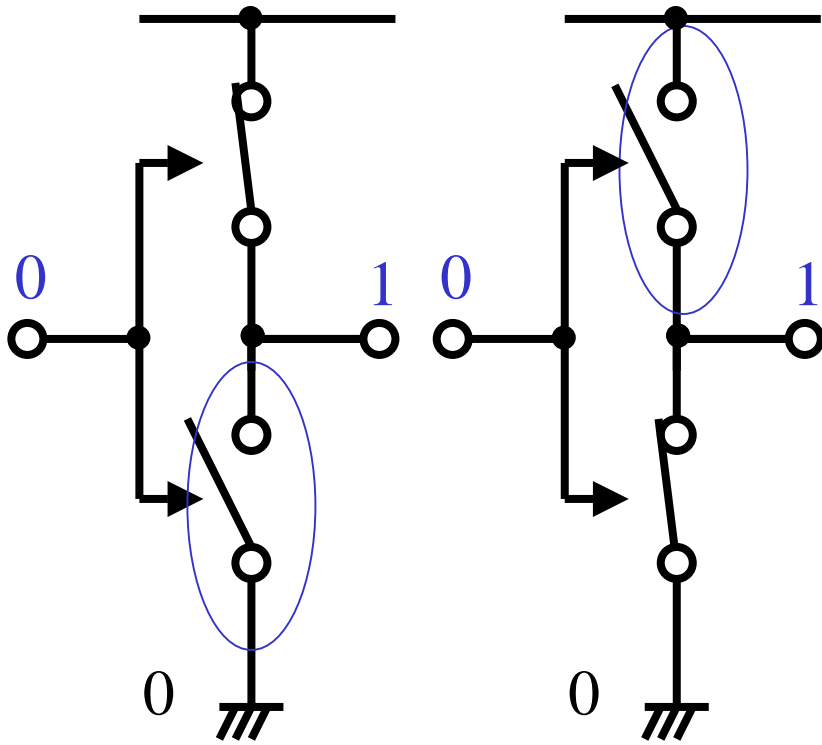
CMOSの特長

- 論理振幅が大きい
(= 電源電圧) → 低電圧化し易い。
- 定常的な貫通電流が
流れない → 低消費電力

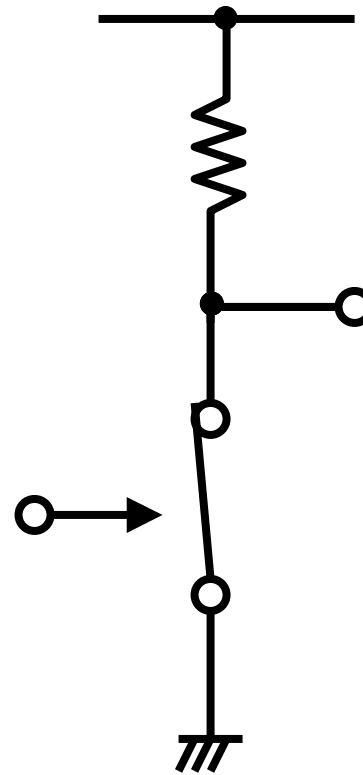
CMOSと他の回路構成との比較

- 1. 定常電流 -

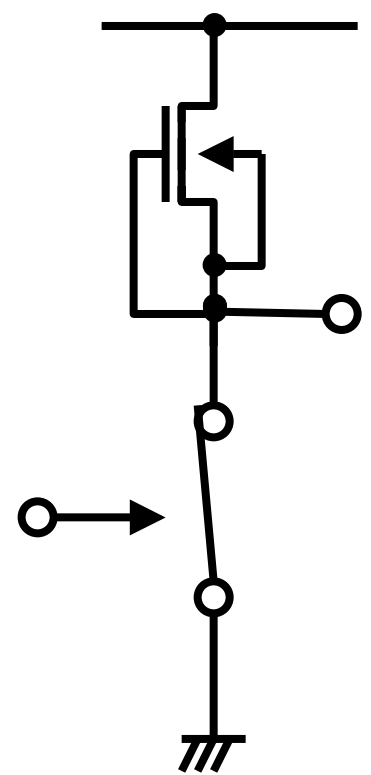
CMOS



抵抗負荷

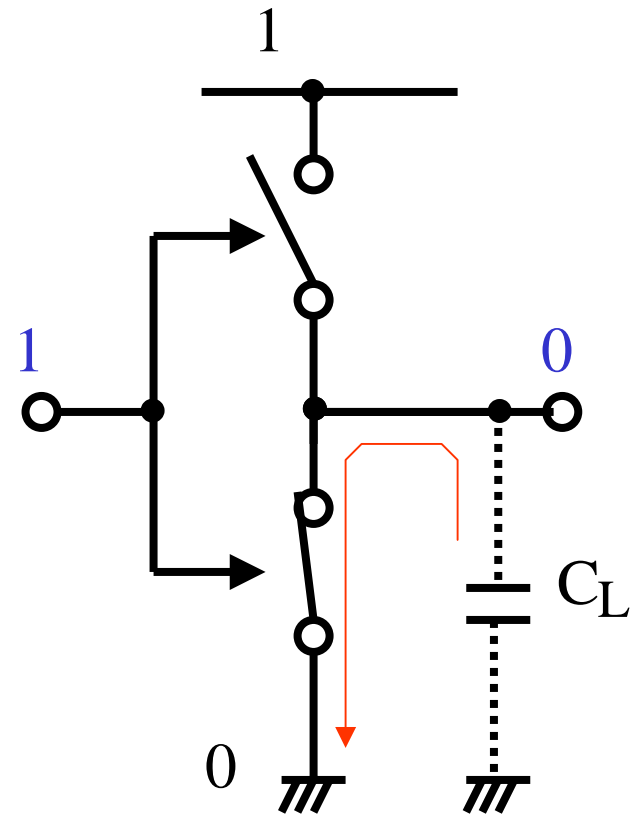
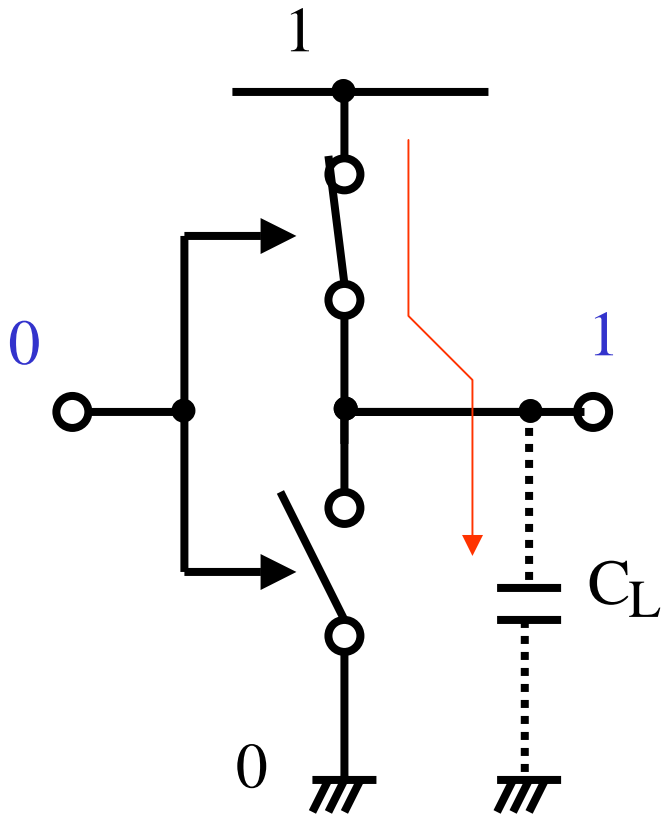


nMOS



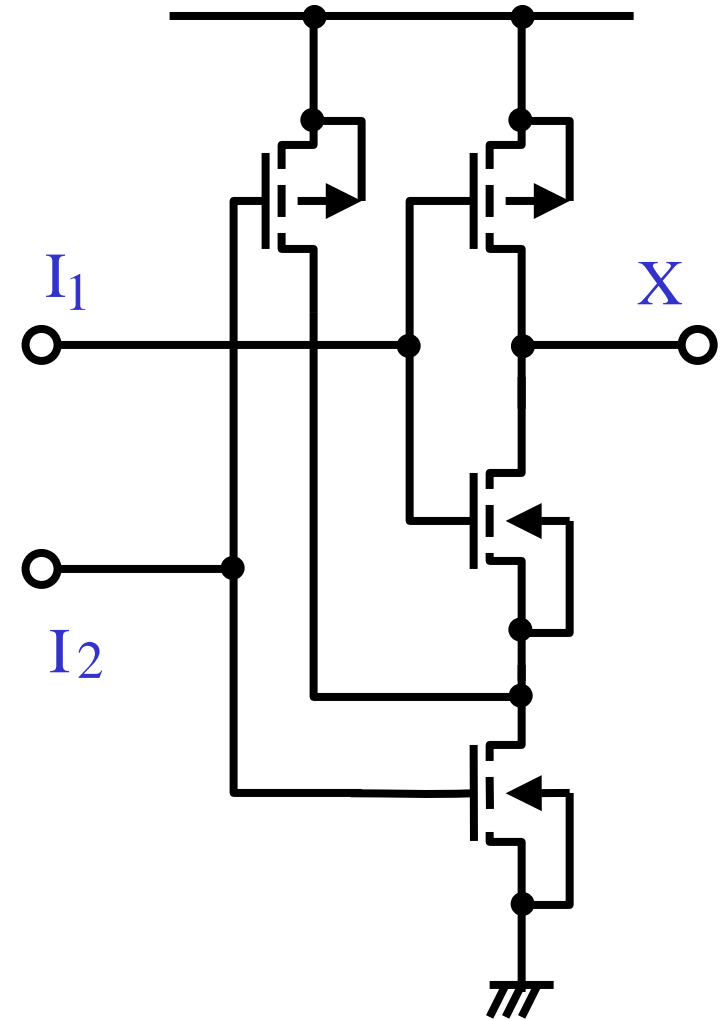
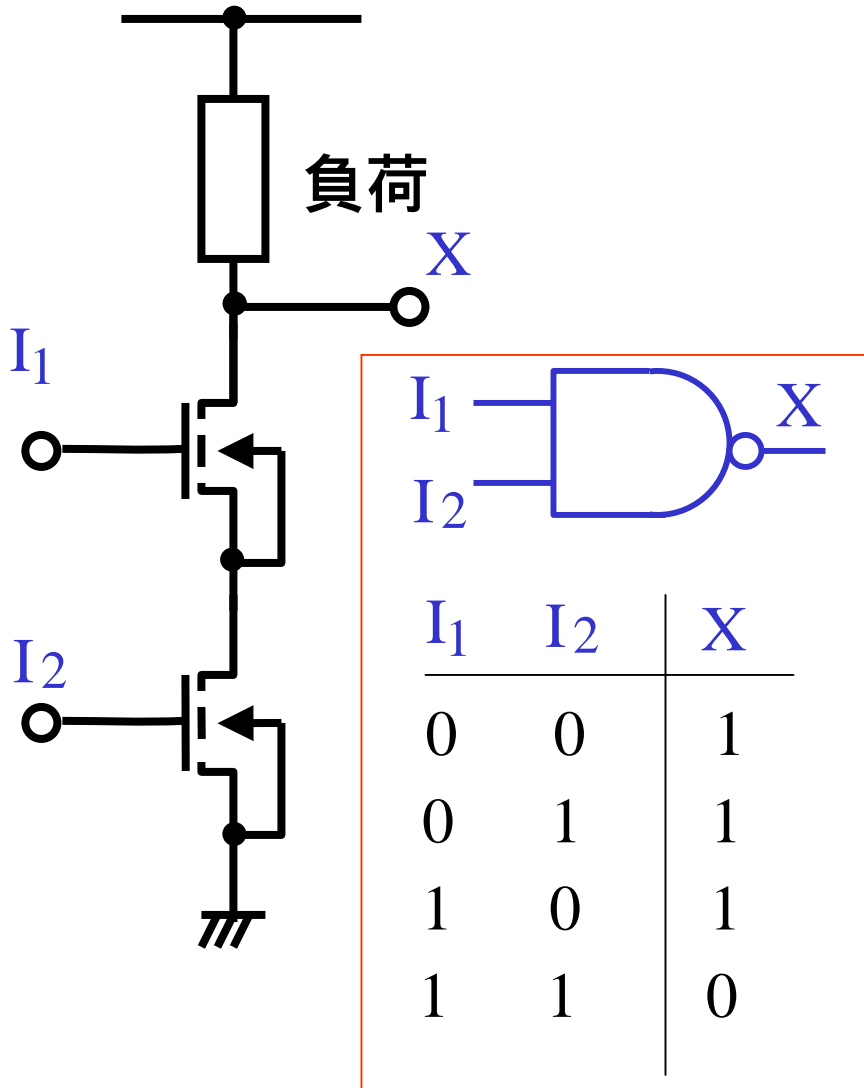
CMOSの過渡電流

“0”, “1”が切り替わる時は電流が流れる

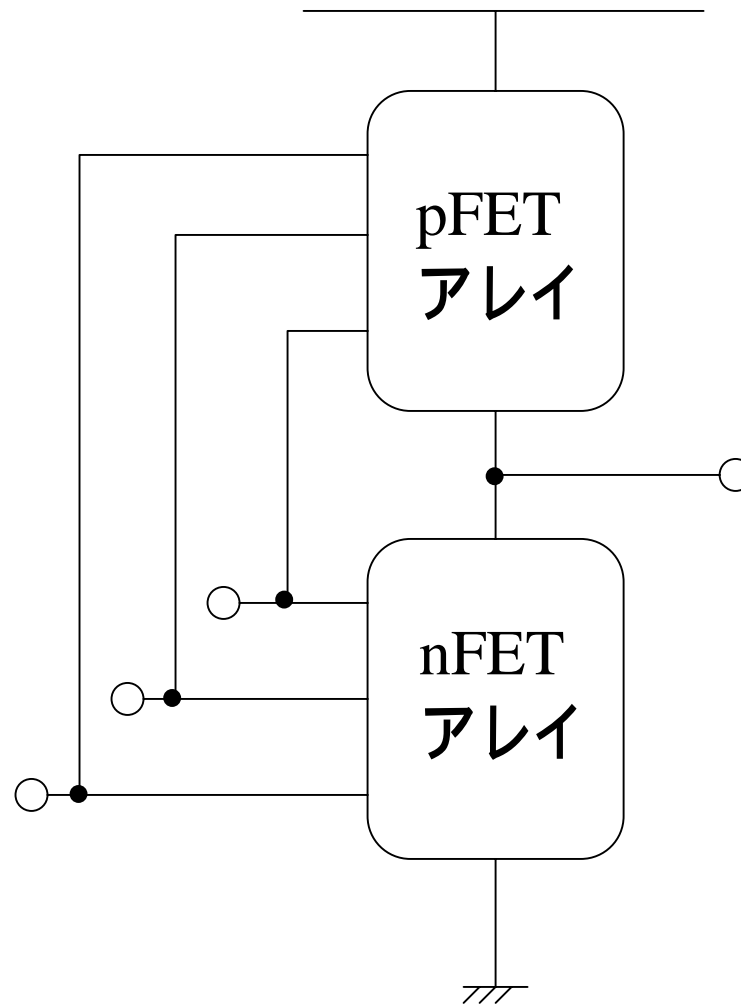
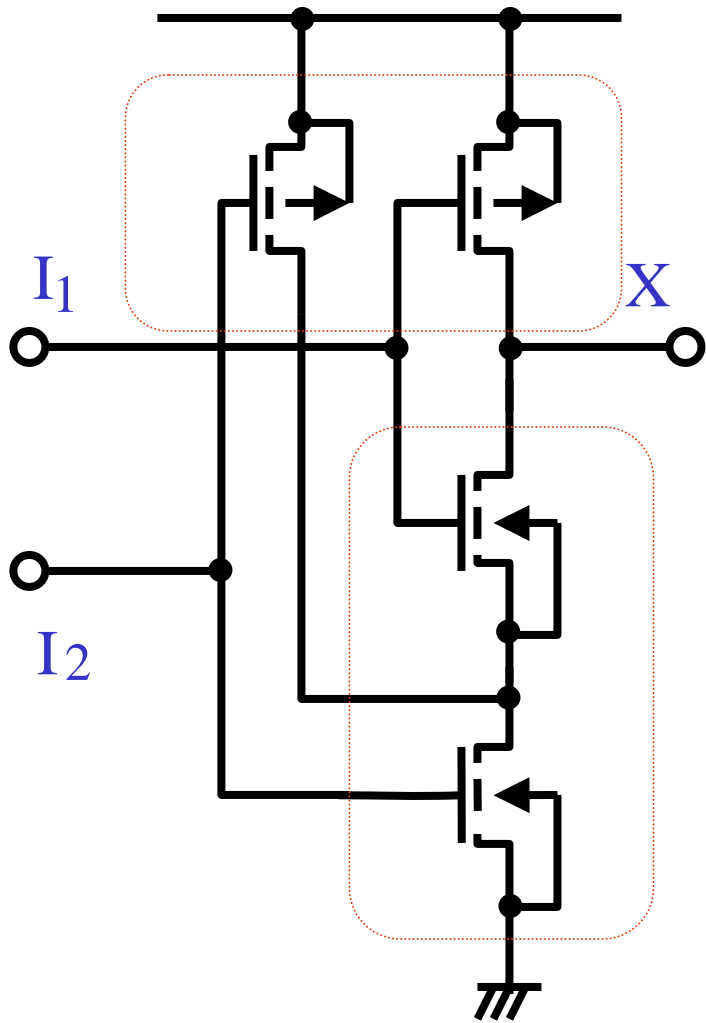


CMOSと他の回路構成との比較

- 2 . 素子数 -

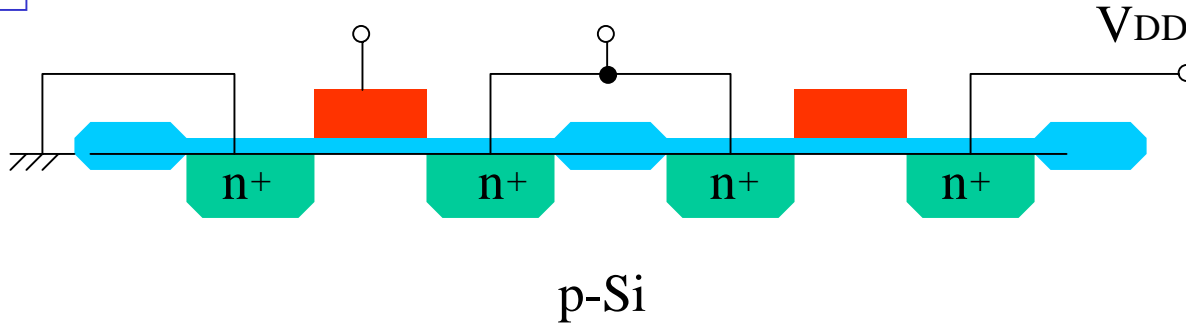


CMOS回路構成の考え方

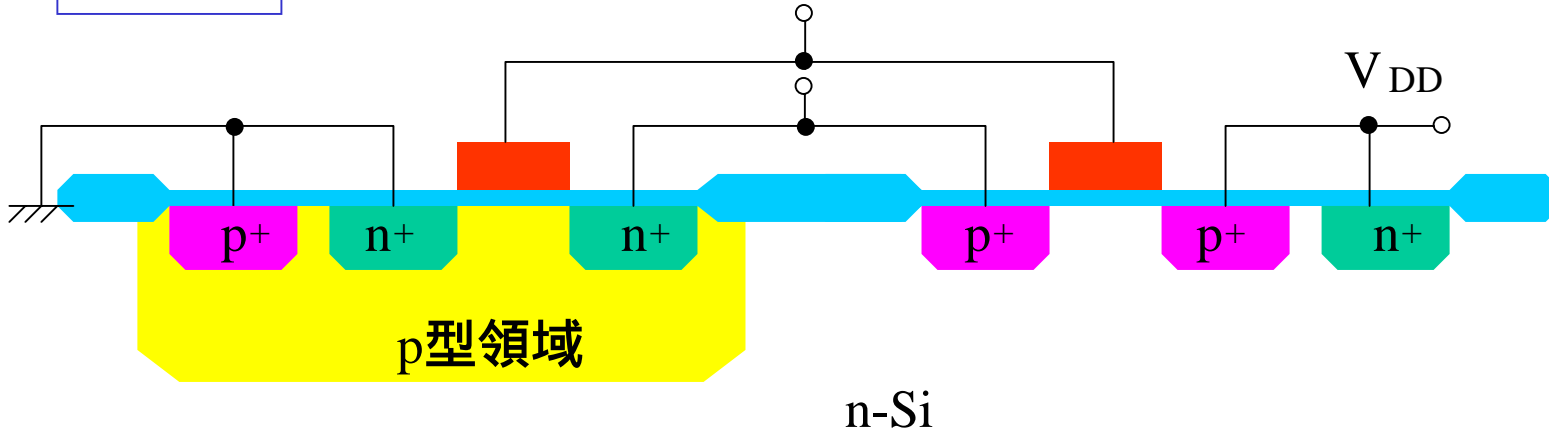


CMOSと他の回路構成との比較 - 3. 製造プロセス

nMOS ——— nチャネルのみ



CMOS ——— nチャネルとpチャネル

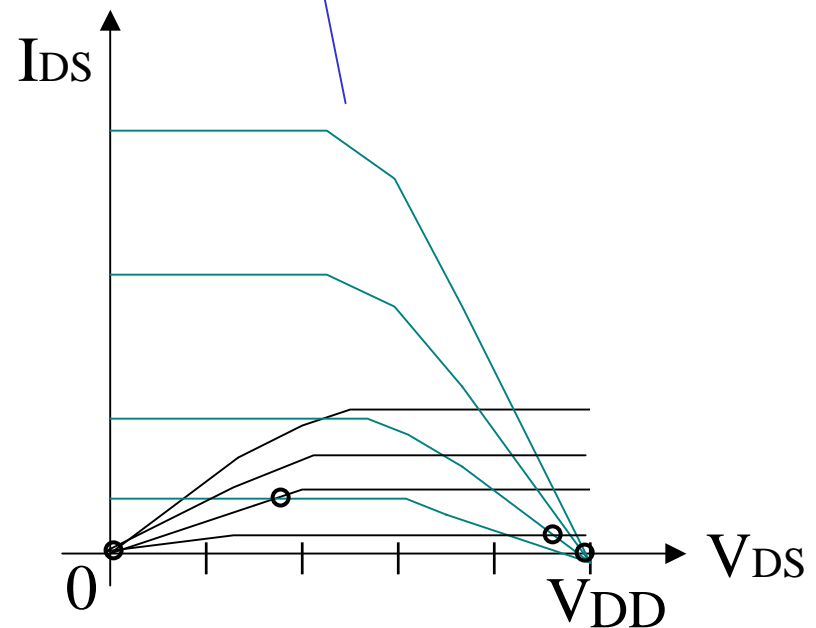
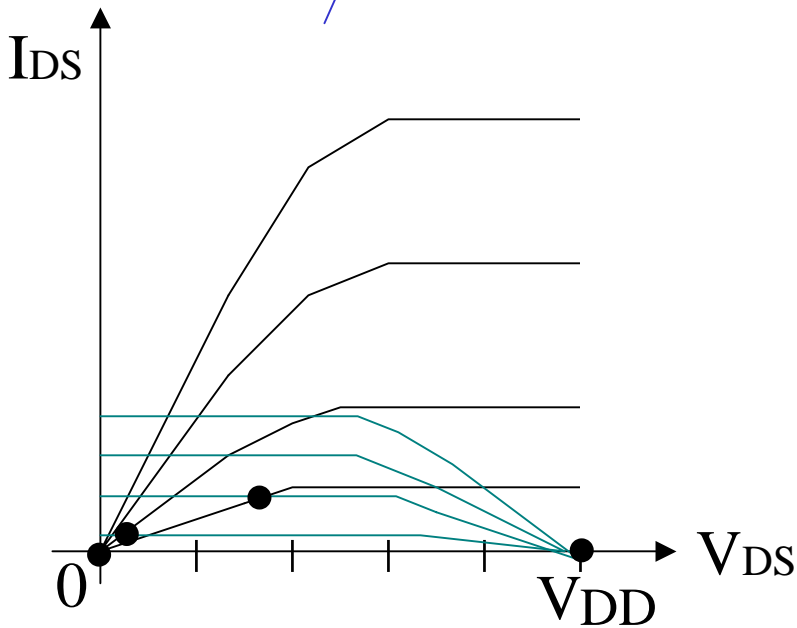
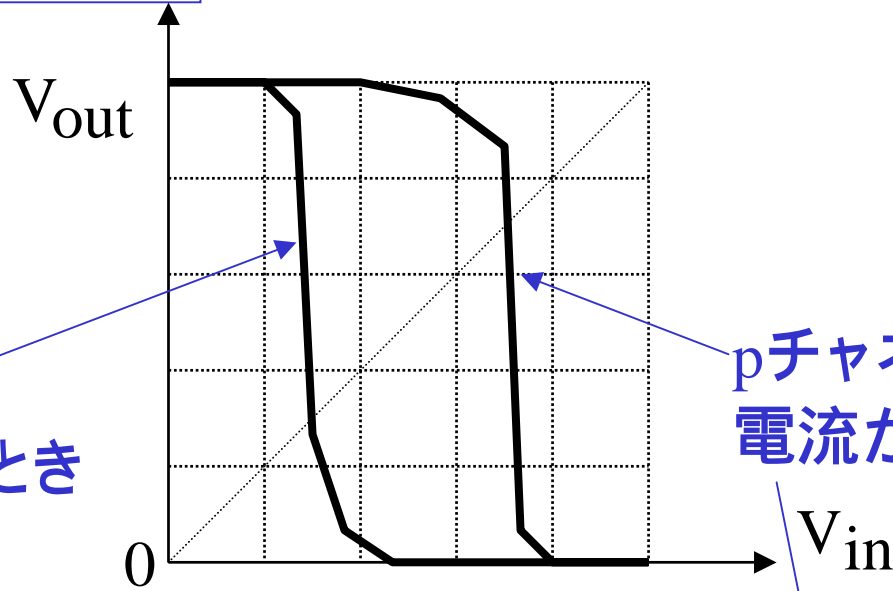


CMOSインバータの設計

-1. トランジスタの電流と伝達特性-

nチャネルの電流が大きいとき

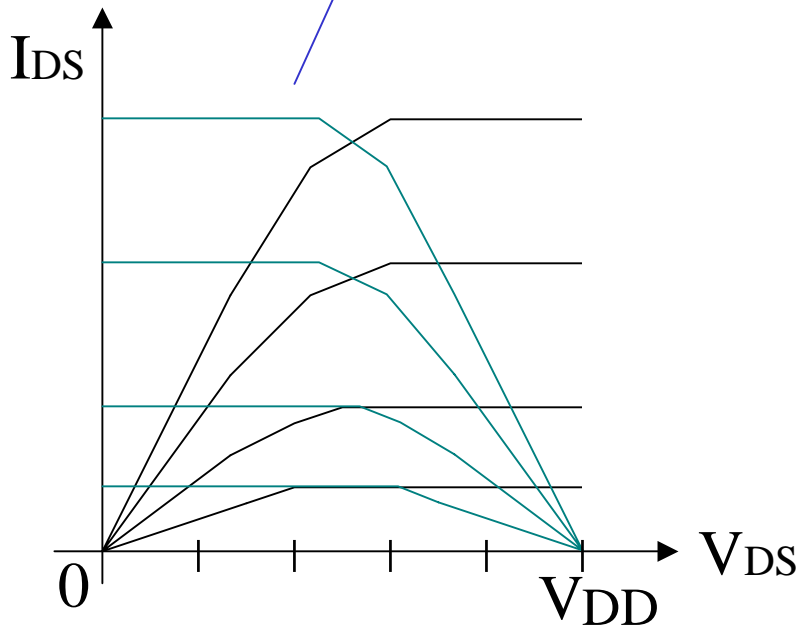
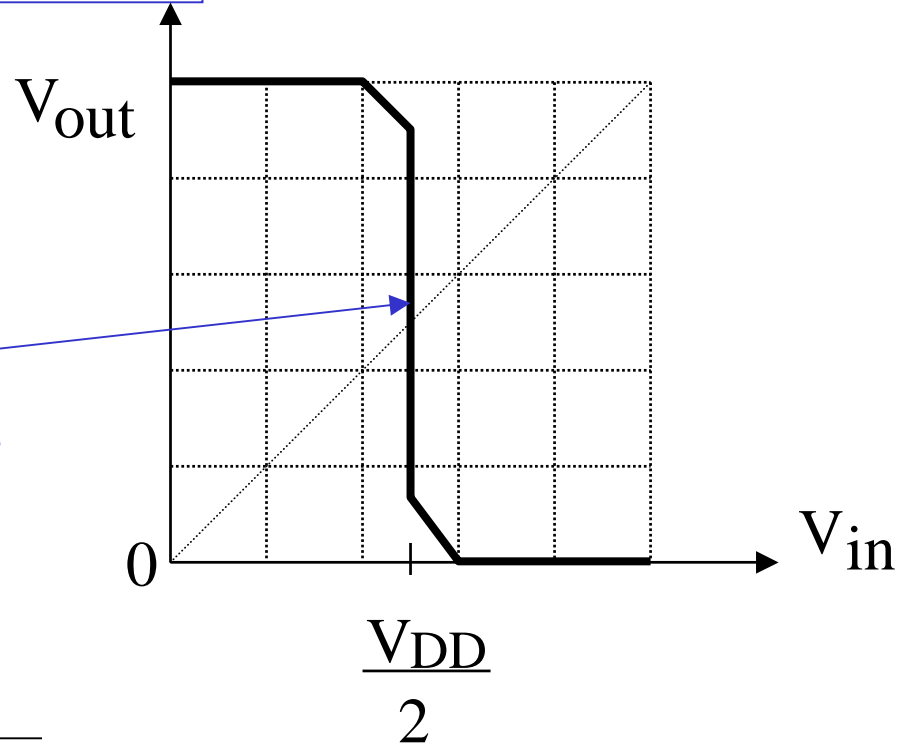
pチャネルの電流が大きいとき



CMOSインバータの設計

- 2 -

nチャネルと
pチャネルが
同じ大きさの
電流を流すとき



$$\text{nチャンネル} \quad I_{DS} = \frac{1}{2} \mu_n C_{OX} \left[\frac{W}{L} \right]_n (V_{GS} - V_{Tn})^2$$

$$\text{pチャンネル} \quad I_{DS} = \frac{1}{2} \mu_p C_{OX} \left[\frac{W}{L} \right]_p (V_{GS} - V_{Tp})^2$$

nチャンネルとpチャンネルで電流の大きさを同じにするには

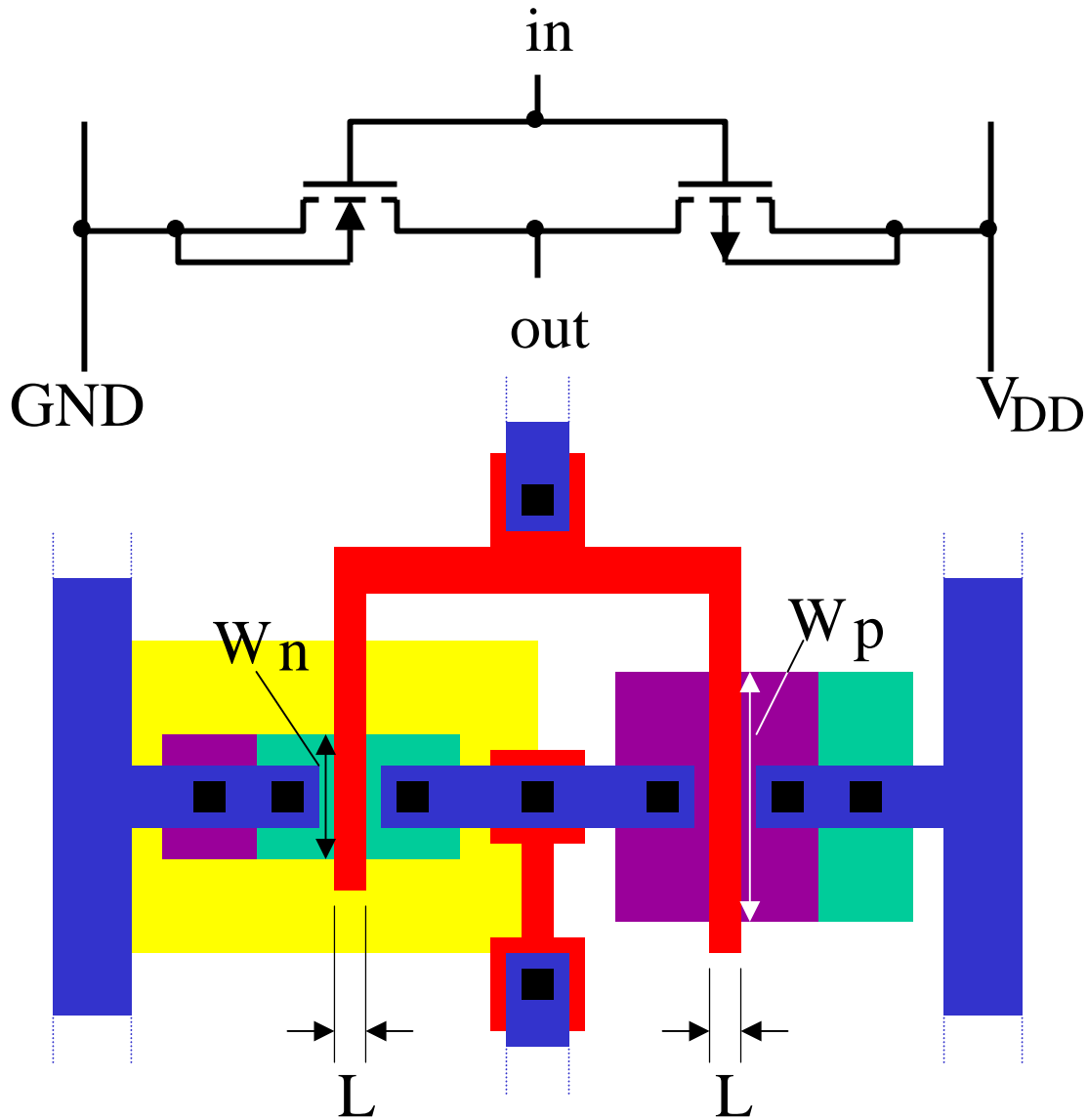
- $V_{Tn} = V_{Tp}$
- $\mu_n \left[\frac{W}{L} \right]_n = \mu_p \left[\frac{W}{L} \right]_p$

- $\mu_n \left[\frac{W}{L} \right]_n = \mu_p \left[\frac{W}{L} \right]_p$

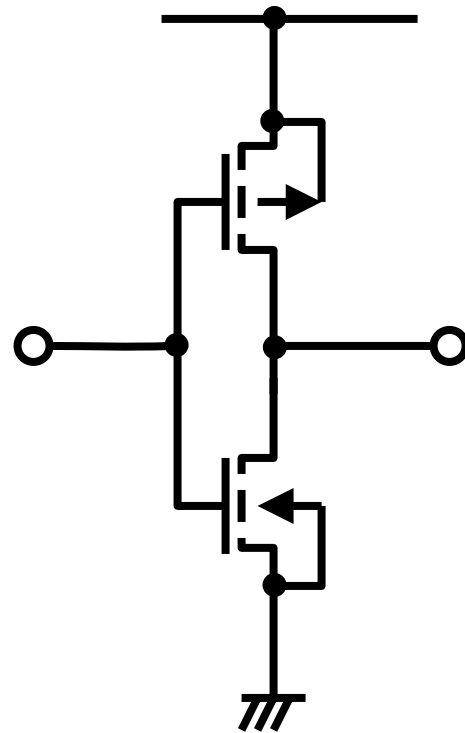
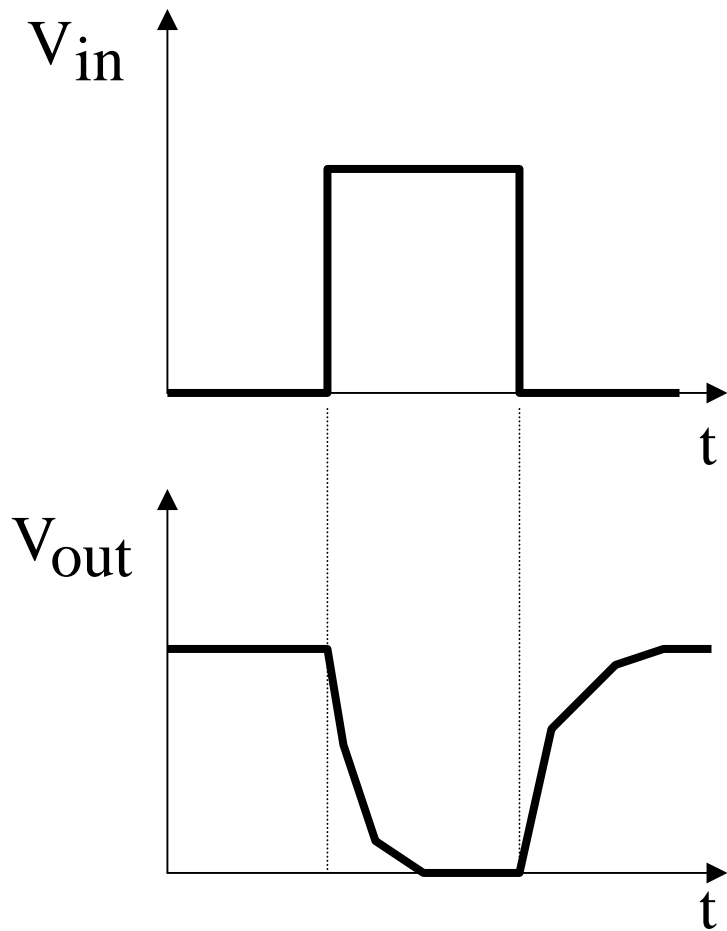
$\mu_p \simeq \frac{1}{2} \mu_n$ なので $\left[\frac{W}{L} \right]_p \simeq 2 \left[\frac{W}{L} \right]_n$ とする。

CMOSインバータの設計

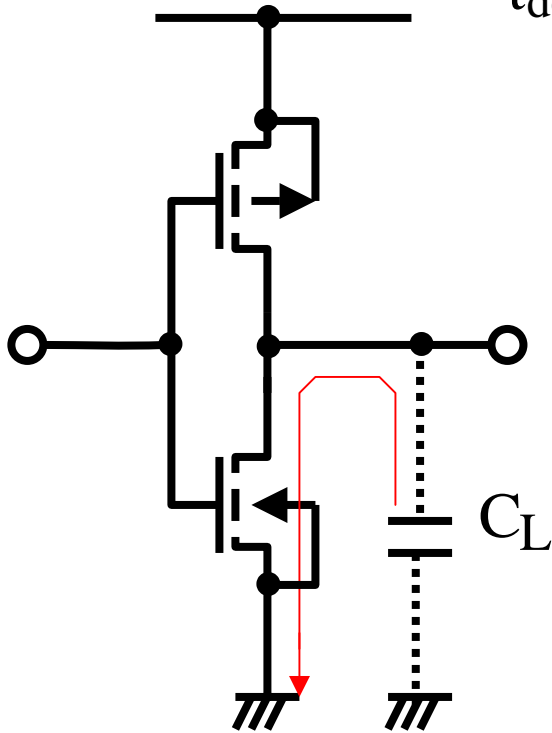
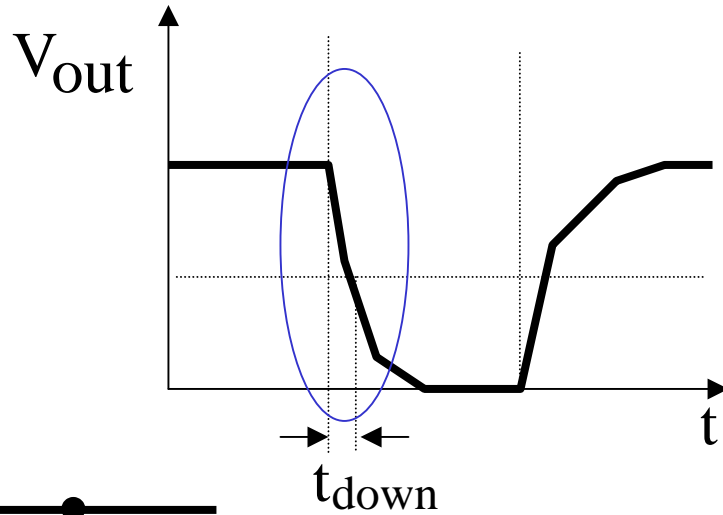
- 5 . レイアウト例 -



CMOSインバータの応答速度の考え方 - 1 -

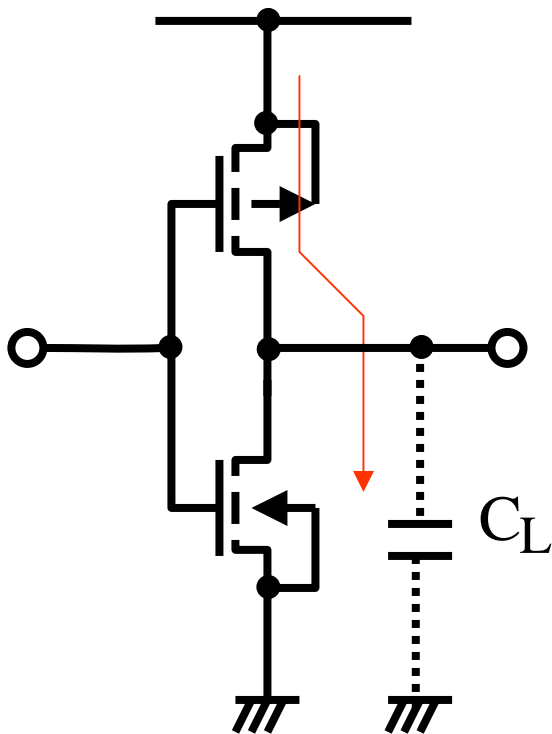
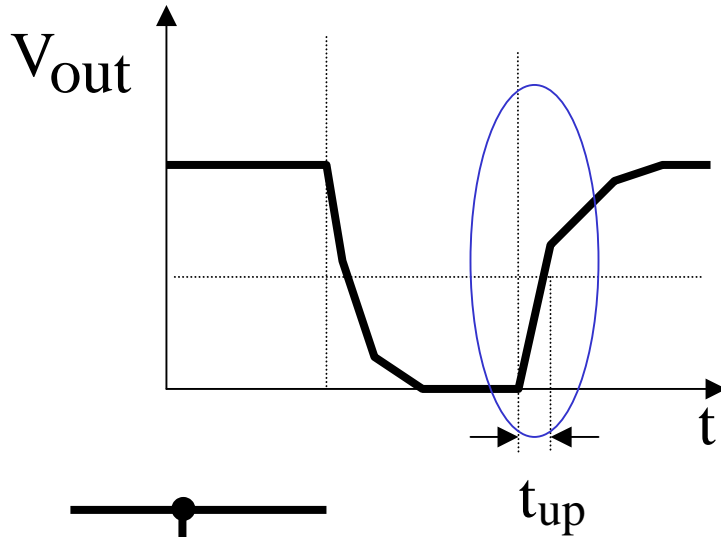


CMOSインバータの応答速度の考え方 - 2 -



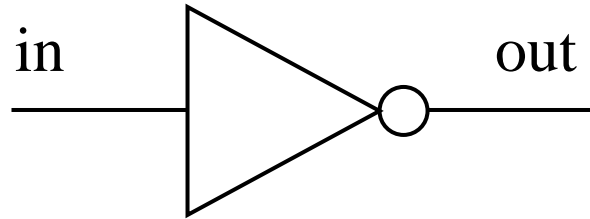
$$t_{down} \approx \frac{C_L}{\frac{1}{2} \mu_n C_{OX} \left[\frac{W}{L} \right]_n (V_{GS} - V_{Tn})}$$

CMOSインバータの応答速度の考え方 - 3 -



$$t_{up} \approx \frac{C_L}{\frac{1}{2} \mu_p C_{OX} \left[\frac{W}{L} \right]_p (V_{GS} - V_{Tp})}$$

インバータの設計



- 論理振幅
- 論理しきい値
- 雑音余裕
- 応答速度

CMOSのまとめ

特長

- 論理振幅が大きい
(= 電源電圧)
- 低消費電力

欠点

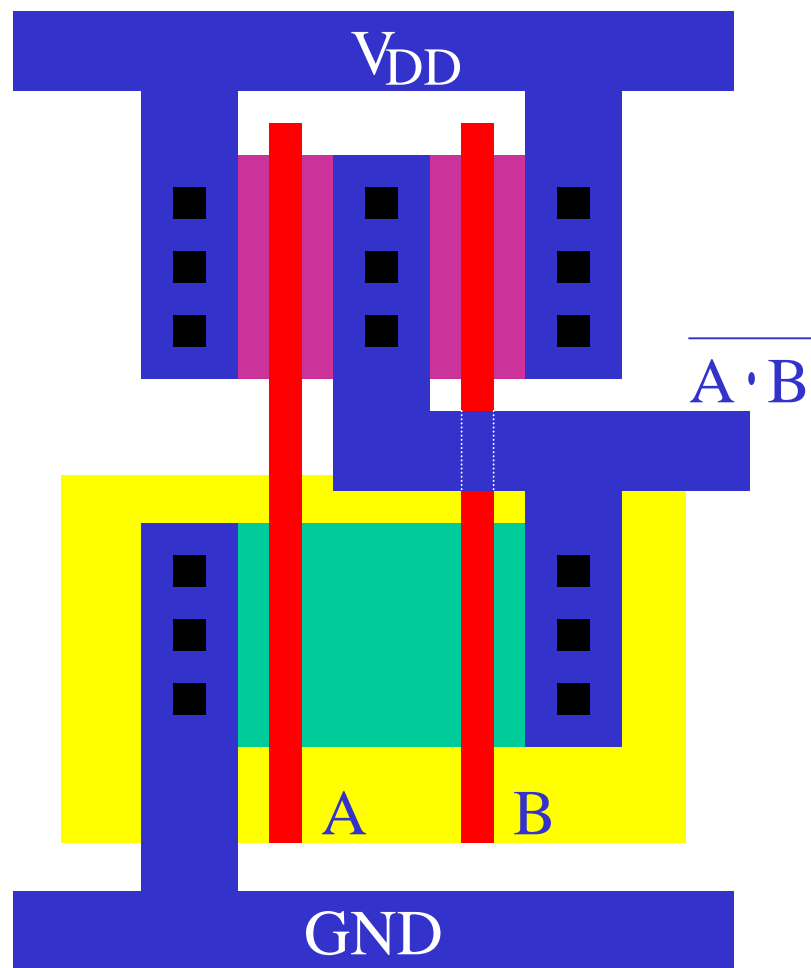
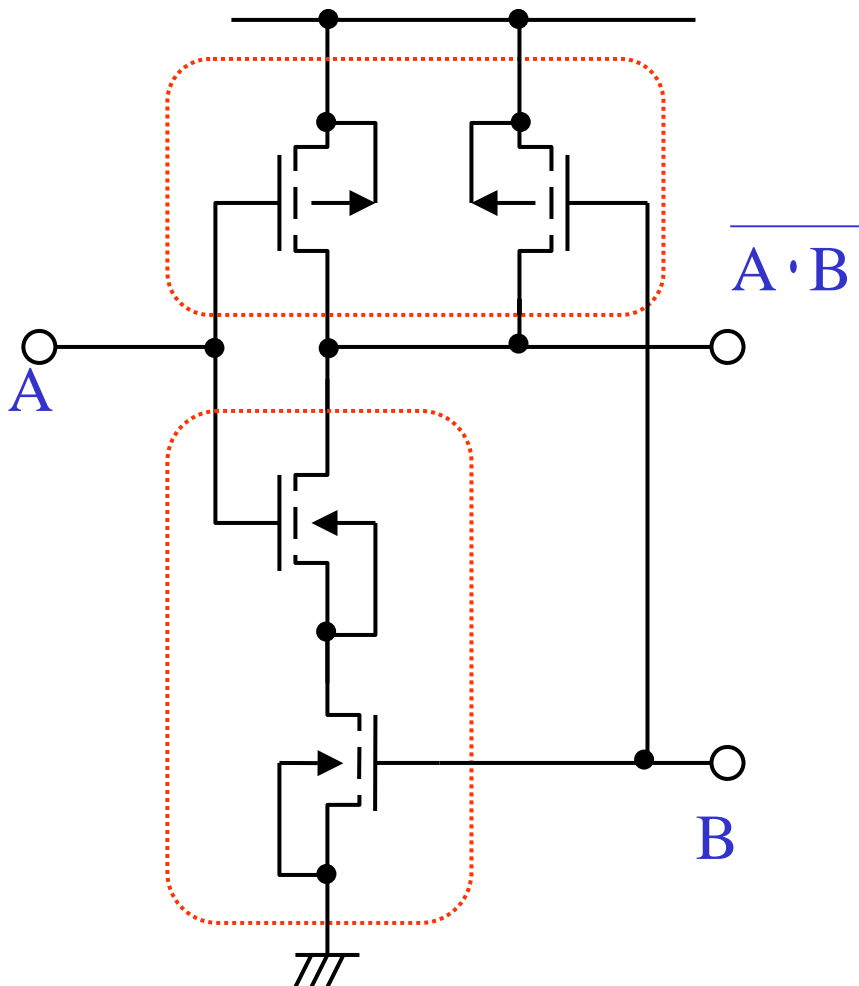
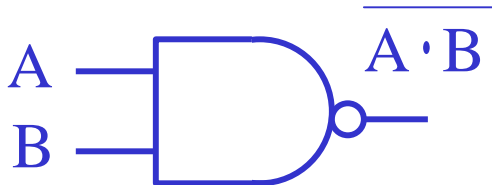
- プロセスが比較的複雑
- 素子数が多い

インバータの設計の考え方

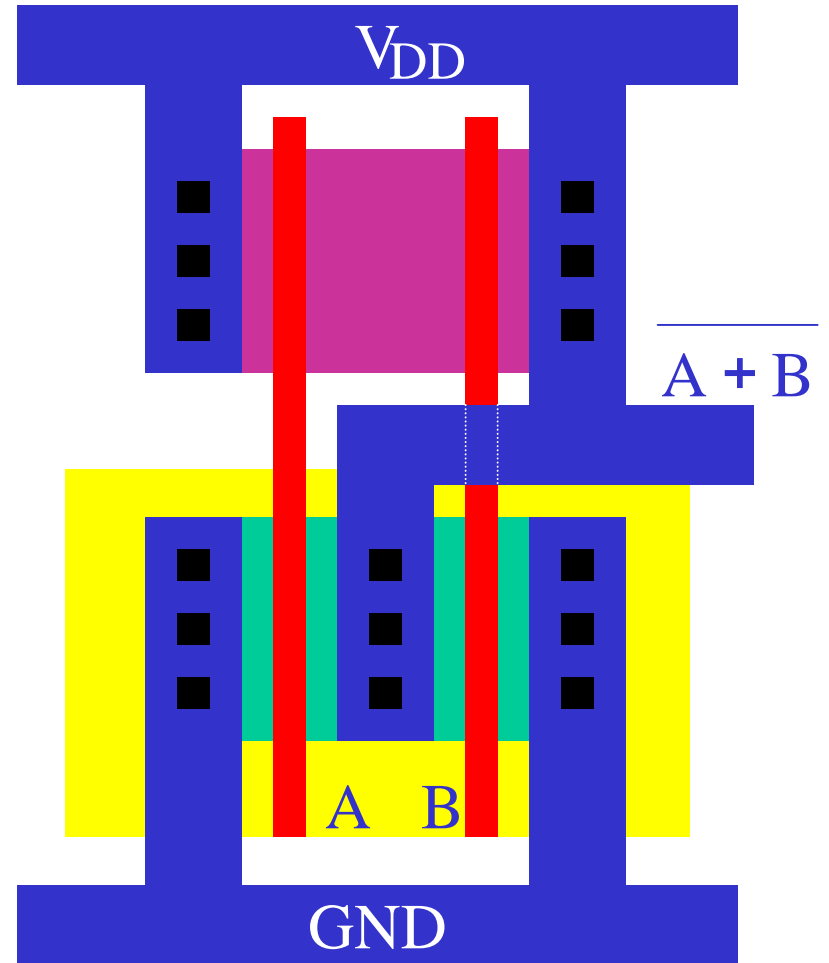
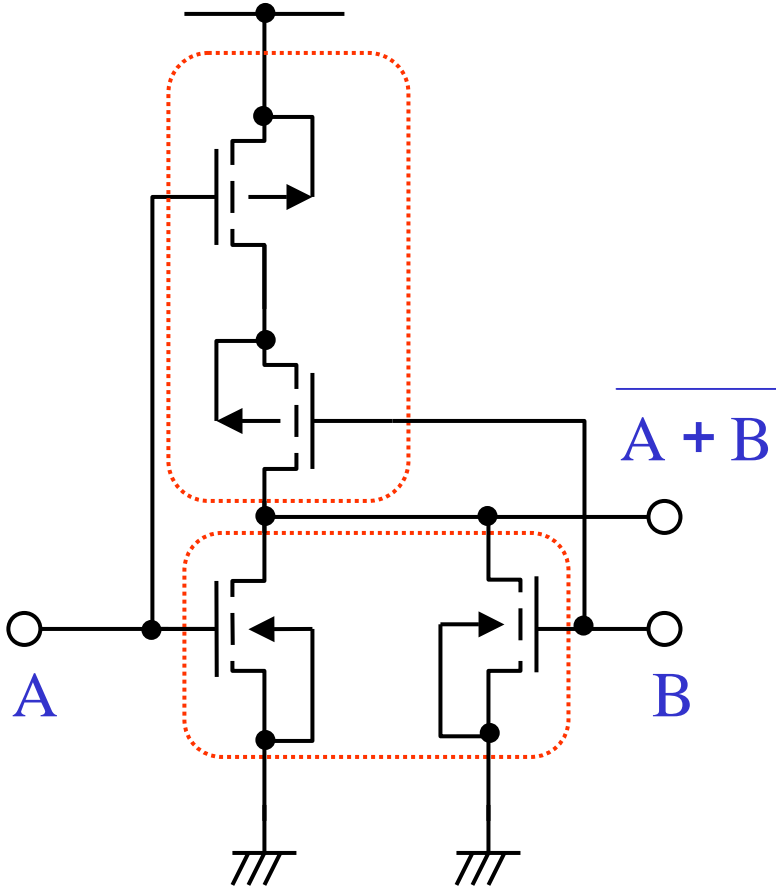
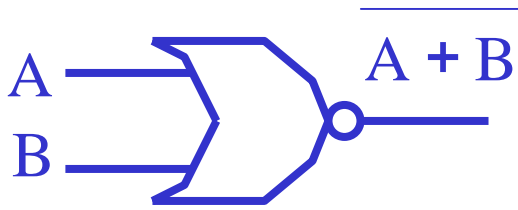
- 論理振幅
- 論理しきい値
- 雑音余裕
- 応答速度

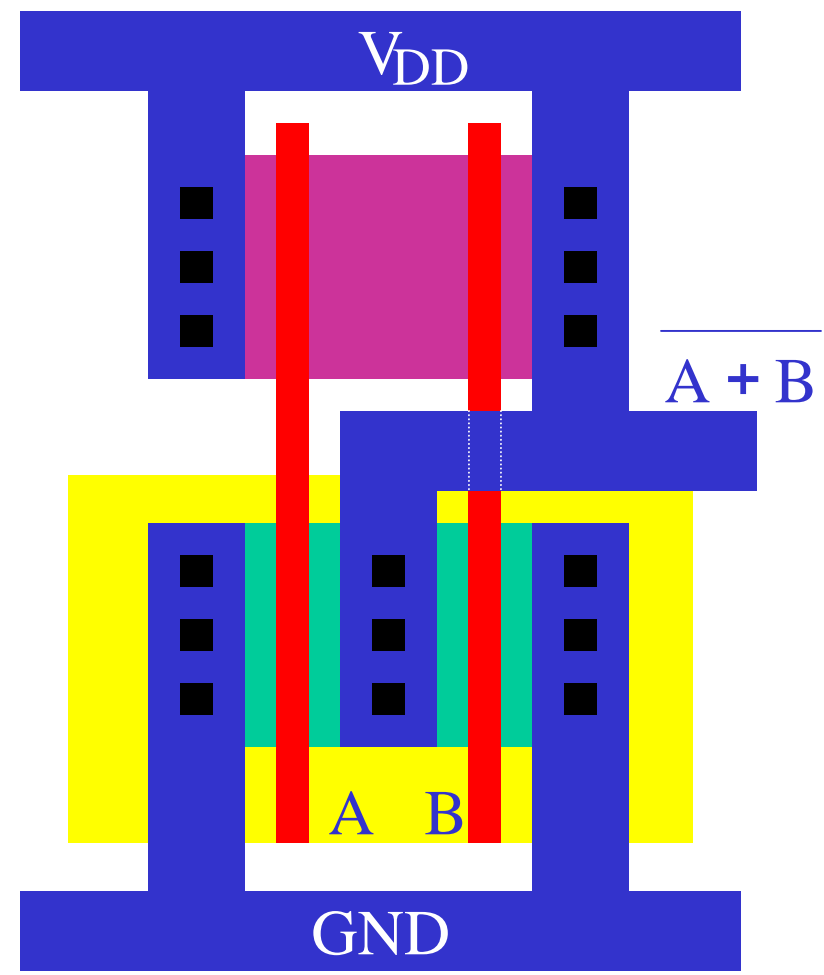
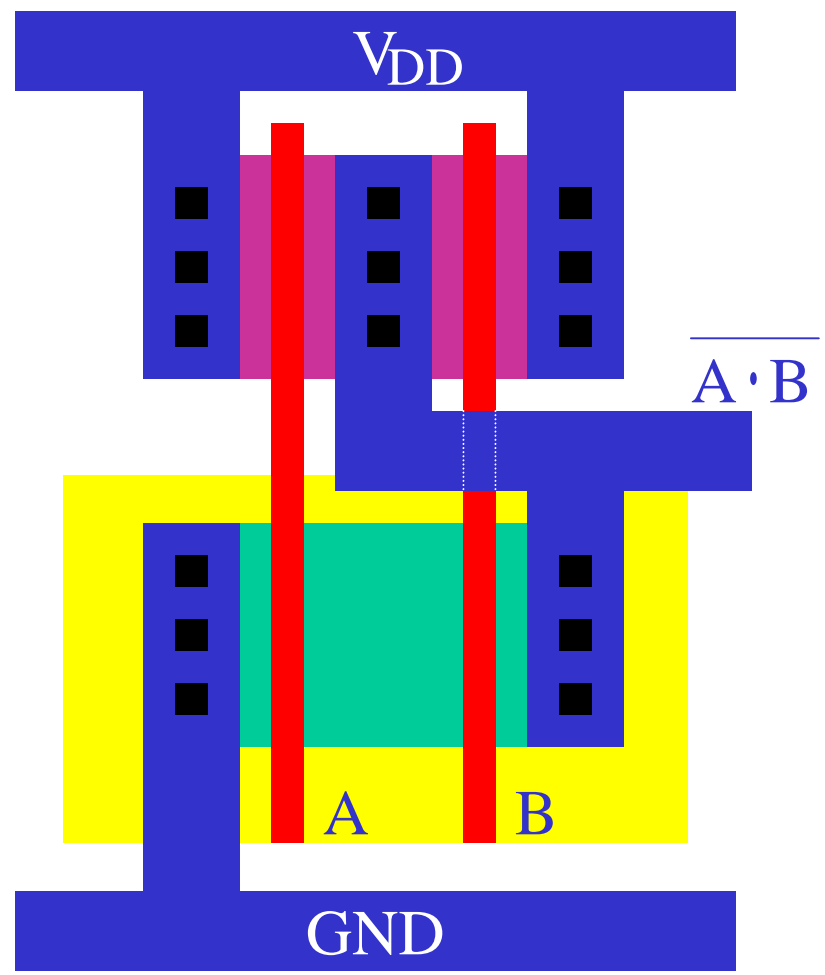
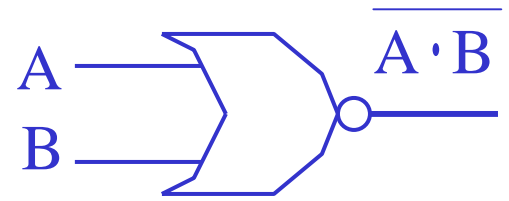
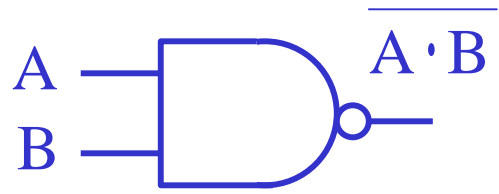
基本的なゲート回路

NAND

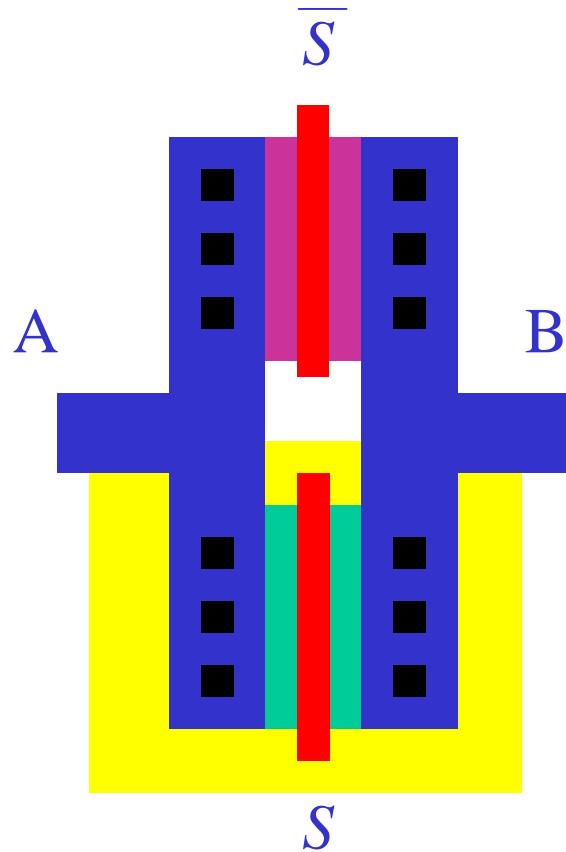
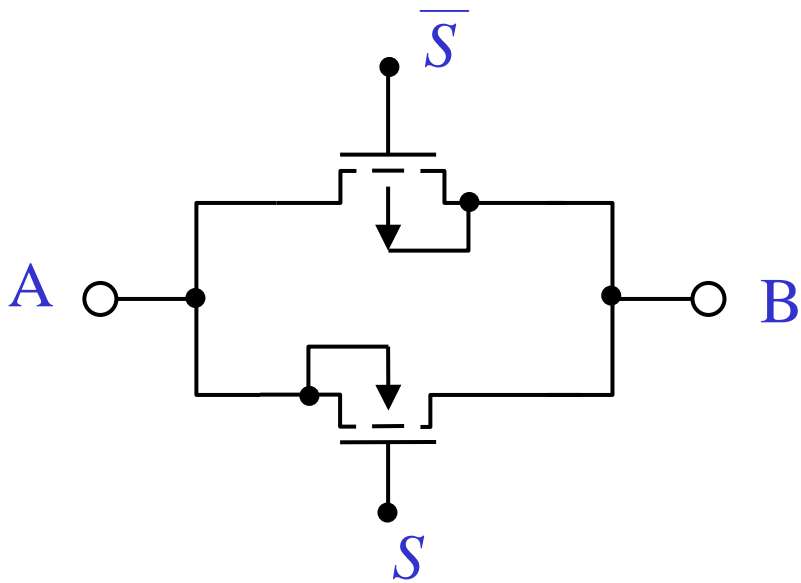
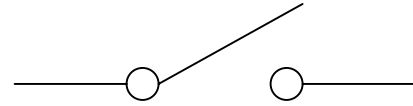
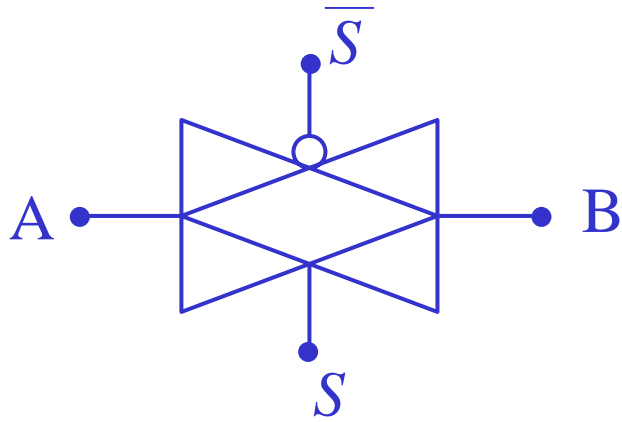


NOR

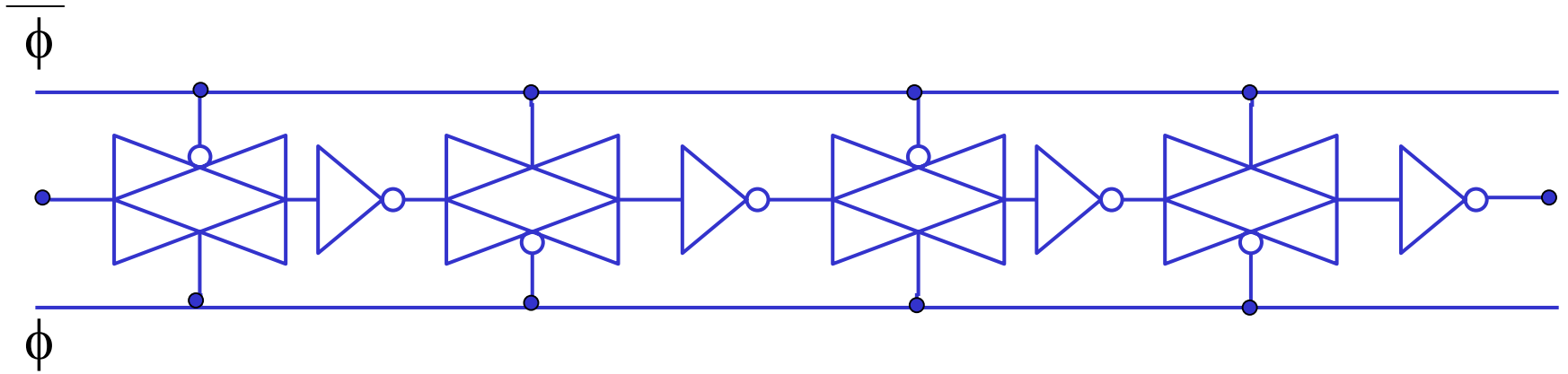




伝達ゲート(Transmission Gate)



シフトレジスタ (Shift Register)



まとめ

- MOSFETを使ったインバータ(NOT論理)の動作
 - 論理振幅
 - 雑音余裕
 - 論理しきい値
 - 応答速度
- CMOSの特長
 - 大きな論理振幅
 - 低消費電力
- CMOSインバータ設計の考え方
- CMOS基本ゲートとレイアウト
 - NOT
 - NAND
 - NOR
 - Transmission Gate
 - Shift Register